

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: Miroslav ADOLF
Studijní program: B2612 Elektrotechnika a informatika
Studijní obor: Informatika a logistika
Název tématu: Snímač znaků z klávesnice a jejich vykreslení na vga monitoru

Zásady pro vypracování:

1. Navrhněte modul pro snímání znaků z PC klávesnice realizovaný programovatelným hradlovým polem. Popište komunikaci přes PS/2 rozhraní mezi klávesnicí a hradlovým polem.
2. Přijaté znaky z klávesnice budou vykresleny na vga monitoru. Popište komunikaci mezi hradlovým polem a monitorem přes analogové vga rozhraní.
3. Seznamte se s VHDL jazykem a návrh modulu v tomto jazyce vytvořte a pro ověření správnosti návrhu využijte simulační prostředek ModelSim.
4. Modul zrealizujte na vývojovém přípravku Spartan-3E FPGA Starter Kit.

Abstrakt

Tato bakalářská práce se zabývá snímáním znaků z PS/2 klávesnice a generováním obrazu formátu VGA. Práce obsahuje popis VGA a PS/2 rozhraní, řeší komunikaci mezi hradlovým polem a rozhraním, je zde uvedeno kompletní blokové schéma snímače a zobrazovacího zařízení vytvořené pomocí jazyka VHDL, který jsem použil při řešení práce.

Je zde popsána princip snímání znaků a zpracování výstupních kódů z klávesnice. Dále je popsán princip generování obrazu, princip vykreslování obrazu na monitoru a kombinace barev, které lze pro vykreslování obrazu na monitoru použít.

Výsledkem této bakalářské práce je funkční blokové schéma snímače znaků z klávesnice a VGA zobrazovacího zařízení.

Klíčová slova:

VGA, PS/2, VHDL

Abstract

This bachelor's thesis is concerned with the scanning of characters from PS / 2 keyboard and VGA generation video format. The work contains a description of the VGA and PS / 2 interface, addresses the communication between the gate array and an interface, there is shown a complete block diagram of the sensor and display device created using VHDL, which I used in solving work. It describes the principle characters capture and processing output codes from the keyboard. It is described the principle of generating the image, the principle of rendering images on the monitor and the combination of colors that can be used to render images on the monitor used. The result of this thesis is a functional block diagram of the sensor characteristics of the keyboard and VGA display device.

Key Words :

VGA, PS/2, VHDL

Obsah

Úvod	5
1. Počítačová Klávesnice	5
1.1 Rozhraní PS/2	8
1.2 Snímač znaků z klávesnice	14
2. VGA (Video Graphics Array)	17
2.1 VGA Časování	19
2.2 Vertikální synchronizace	22
2.3 Horizontální synchronizace	22
2.4 RGB barvy	23
2.5 RGB signály	25
2.6 Realizace VGA	27
Závěr	35
Použité zdroje:	36

Úvod

Cílem práce je realizace snímače znaků z PC klávesnice a vykreslení na VGA monitoru. Popsat komunikaci přes PS/2 rozhraní mezi klávesnicí a hradlovým polem. Dále popsat komunikaci mezi hradlovým polem a monitorem přes analogové VGA rozhraní. Realizace byla provedena na vývojovém přípravku Xilinx Spartan 3E FPGA. Konkrétně na desce Basys2 od firmy DIGILENT. Vše bylo realizováno v jazyce VHDL a prostředí Xilinx ISE Design Suite 10.1.

1. Počítačová Klávesnice

Existují dva základní typy klávesnic. První typ je označován jako klávesnice XT. Má 83 kláves a byla určena pro první počítače řady PC a PC/XT. XT klávesnice má mikroprocesor klávesnice zabudovaný přímo v sobě, zatímco druhý typ klávesnice AT, která obsahuje 101 (US standard) nebo 102 (European standard) kláves, předpokládá procesor pro klávesnici na základní desce počítače. Tyto klávesnice jsou tedy mezi sebou nekompatibilní, takže není možné XT klávesnici použít u počítače AT. Dále je popisována pouze AT klávesnice.

Klávesnice slouží ke vkládání znaků a ovládání počítače. Standardní počítačové klávesnice jsou napájené z počítače a připojené 4 – žilovým kabelem pomocí PS/2 rozhraní.

Ve většině případů stisk klávesy způsobí odeslání jednoho znaku. Některé klávesy slouží jen jako předvolba. Odeslání některých symbolů pak vyžaduje stisk či držení několika kláves současně nebo postupně.

Každá z kláves má přiřazen kód (SCAN), po stisku klávesy putuje signál s příslušným kódem do počítače (čipu na desce) kde si dle určitého programu převezme obslužný program a ten jej převede do tzv. ASCII kódu a uloží do vyrovnávací paměti. Celé je to složitější o to, že SCAN kód nerozlišuje malá velká písmena, proto obslužný program zkoumá, zda byla nebo nebyla stisknuta i klávesa Shift (nebo Caps Lock) a podle toho teprve písmeno vyhodnotí. Celé se to dále komplikuje omezenou kapacitou vyrovnávací paměti, tj. stiskneme-li vícero tlačítek a počítač je nestačí zpracovávat, vydá signál – známé pípnutí. Klávesnice patří mezi vstupní periferní zařízení. Při ovládání počítačů a dalších technických zařízení má rozhodující roli. Slouží k zadávání povelů a dat počítači a je vyráběna v mnoha numerických

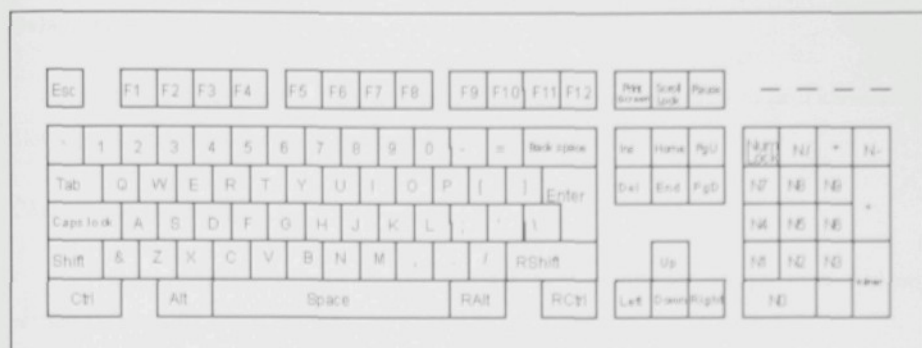
a alfanumerických variantách. Přechod je plynulý, protože uspořádání klávesnic je v převážné míře normalizováno. Po stisknutí klávesy se změní elektricky měřitelná veličina (napětí, odpor, kapacita).



Obr. 1: Rozložení základní skupiny kláves a jejich skenovací kódy[4]



Obr. 2: Rozložení rozšířené skupiny kláves a jejich skenovací kódy[1]



Obr. 3: Klasická klávesnice[2]

Klávesnici dělíme dále na čtyři části:

1. Alfnumerická část
2. Numerická část
3. Ovládací část
4. Část funkčních kláves

Alfnumerická část

Slouží, stejně tak jako psací stroj, k psaní znaků. Některé klávesy obsahují jeden znak a některé znaků více (dva) z nichž jeden je uveden na klávese nahoře a druhý dole. Pokud chceme zapsat znak, který je na klávese nahoře, musíme zároveň s touto klávesou držet stisknutou klávesu Shift (její význam je popsán v tabulce níže). Existuje spousta rozložení kláves na klávesnici. To je dáno národními zvyklostmi, proto je možné setkat se s různými typy klávesnic. Dnešní standard je klávesnice se 101-102mi klávesami podobně, jak je uvedeno na obr. 3.

Numerická část

Najdeme jej na pravém okraji klávesnice. Tento blok je určen pro zadávání desítkových čísel (klávesy 0, 1, 2,..., 9), desetinné tečky, a základních matematických operací (klávesy +, -, *, /). Dále zde najdeme znovu klávesu, která v matematických operacích nahrazuje znaménko =.

Ovládací část

Sestává z deseti kláves, které leží mezi alfanumerickou a numerickou částí klávesnice. Slouží pro posun kurzoru či další práci spojenou s úpravou textu.

Část funkčních kláves

Tyto funkční klávesy mají význam podle použitého software, ale jak bývá zvykem, většinou klávesa F1 slouží pro vyvolání nápovědy a F10 pro ukončení programu.

Každý znak na klávesnici má svůj tzv. ASCII kód. S pomocí tohoto ASCII kódu je tedy možné se odkazovat na nějaký konkrétní znak. ASCII kódy nemají pouze znaky uvedené na klávesnici, ale i znaky, které se tak často nepoužívají a proto na klávesnici uvedeny nejsou.[13]

1.1 Rozhraní PS/2

PS/2 rozhraní (zkratka pochází z Personal System/2) je nízkorychlostní sériové rozhraní typu master-slave. V dnešní době se používá výhradně k připojení vstupních zařízení k PC a to klávesnice a myši. Rozhraní umožňuje obousměrnou point-point komunikaci řízenou tzv. master (nadfazeným) zařízením s jedním (slave) zařízením připojeným ke sběrnici. Rozhraní tvoří kromě napájení pouze dva datové signály:

CLK (clock) - hodinový signál, který určuje okamžik, kdy dochází k vzorkování dat. Tento signál v zásadě generuje master a jeho kmitočet se pohybuje kolem 20kHz. Pokud právě neprobíhá přenos dat, je signál ve stavu logické 1 (ve skutečnosti je ve stavu vysoké impedance, na log. 1 jej drží PULL-UP rezistory). Slave může hodinový signál stáhnout do logické 0, čímž oznamuje zařízení na druhé straně, aby neposílal další data.

DATA - datový signál. Na fyzické úrovni se opět využívá otevřený kolektor a PULL-UP rezistor, neboť tento signál mohou ovládat obě komunikující strany.

PS/2 protokol se vyznačuje tím, že master je nikoliv řadič uvnitř PC ale koncové zařízení (klávesnice, myš). Možnou výhodou tohoto přístupu je fakt, že periferie si sama

udává tempo přenosu. Nevýhodou je obtížnější řízení a absence potvrzení správného přijetí dat při čtení.

Protokol PS/2 využívá běžný synchronní sériový osmi-bitový přenos následovaný paritním bitem (lichou paritou). Každý datový přenos je zahájen start bitem (log 0) a ukončen stop bitem. Byte se posílá od nejméně významného po nejvíce významový bit.

Zápis dat do koncového zařízení

Zápis dat se provádí stáhnutím signálu DATA do logické 0. Před touto operací je však nutné alespoň po dobu jednoho hodinového cyklu stáhnout hodinový signál CLK na logickou 0 a tím znemožnit zařízení zahájit další datový přenos. Po zahájení komunikace úvodním start bitem uvolní řadič hodinový signál, čímž informuje koncové zařízení o požadavku na generování hodinového signálu. Po přenosu všech datových bitů a paritního bitu následuje přenos stop bitu. V případě, že byl přenos úspěšný, je potvrzen koncovým zařízením (Ack).[12]

Řídící kódy vyslané do klávesnice (v hexadecimálním formátu) :

FFH	reset klávesnice - spustí se power-on test
FEH	žádost o zaslání posledního zaslaného scan kódu klávesy
FAH	potvrzení - ACK
F6H	obnovení implicitního nastavení klávesnice
F5H	implicitní zablokování klávesnice - provede reset klávesnice, vrací kód ACK (FAH, provede přerušení scanování klávesnice a čeká na další příkaz
F4H	odblokování klávesnice - nuluje výstupní buffer, odblokuje klávesnici a vrací kód (FAH)
EEH	echo - klávesnice odpoví zpět také EEH jako echo - pro test
F2H	čtení ID klávesnice - klávesnice odpoví ACK se dvěma ID byty (83H, ABH) a pokračuje ve scanování po předcházejícím zablokování klávesnice
EDH	zapnutí nebo vypnutí LED indikátoru klávesnice
	b0 - Scrolllock - 1 zapnuto/0 vypnuto
	b1 - Numlock - 1 zapnuto/0 vypnuto
	b2 - Capslock - 1 zapnuto/0 vypnuto

Řídící kódy vyslané z klávesnice (v hexadecimálním formátu) :

- FFH přetečení bufferu, klávesnice detekuje chybu
- FEH žádost o zaslání posledního zasláního znaku, špatně přijatý příkaz, parita apod.
- FAH potvrzení - ACK
- F0H kód uvolnění klávesy
- AAH úspěšný power-on test
- EEH echo - klávesnice odpoví zpět také EEH jako echo - pro test
- 00H přetečení bufferu, klávesnice detekuje chybu

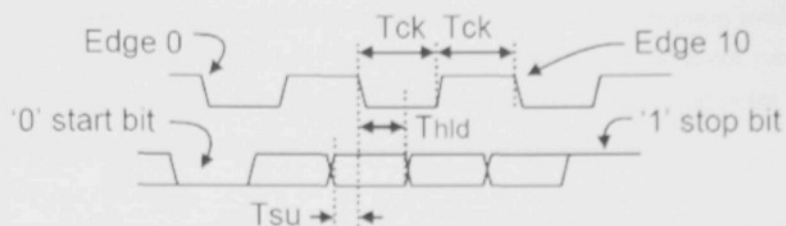


Obr. 4: PS/2 konektor na klávesnici [8]

Tabulka 1: Význam pinů

Pin	
1	Data
2	Nezapojen
3	GND
4	Ucc (+5V)
5	Clock
6	Nezapojen

Signál CLOCK je vždy řídicí a řídí ho sama klávesnice (při vysílání znaku z klávesnice i při příjmu znaku do klávesnice). Příjem znaku z klávesnice probíhá při stisku klávesy a vysílání znaku probíhá při vzniku požadavku zaslání řídicího znaku do klávesnice.



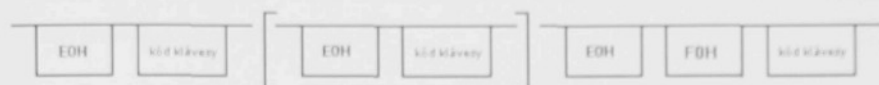
Symbol	Parameter	Min	Max
T_{CK}	Clock time	30us	50us
T_{SU}	Data-to-clock setup time	5us	25us
T_{HLD}	Clock-to-data hold time	5us	25us

Obr. 7: PS/2 Časové signály[4]

Z hlediska kódování kláves klávesnici je možné rozdělit klávesy do tří skupin. Jsou to skupina základní, skupina rozšířená a skupina speciální. Do skupiny základní patří 83 kláves. Jsou to klávesy na obrázku 1. Při stisku některé z těchto kláves je vyslán kód této klávesy a po uvolnění klávesy je vyslán kód (F0h) a znovu kód uvolněné klávesy. Při delším stisku je kód klávesy neustále vysílán až do uvolnění. Kód klávesy v hranatých závorkách se vysílá, dokud je klávesa stisknuta.



Rozšířená skupina kláves zahrnuje 14 kláves. Jsou to klávesy se jmény uvedenými na obrázku 2. Tyto klávesy mají kódy shodné s klávesami numerické klávesnice, patřících do základní skupiny, ale před tímto kódem je předfazen kód (E0), který je od těchto odlišuje. Dva kódy v hranatých závorkách se vysílají, dokud je klávesa stisknuta.



Obr. 9: Vysílání kódů[2]

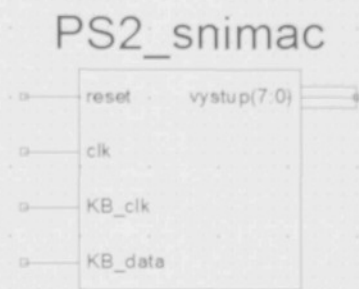
V případě, že je zapnuta numerická klávesnice (numerické klávesy píší čísla) jsou s kódy této skupiny vysílány přidavné kódy tak, jako by byla souběžně stisknuta klávesa "SHIFT". Před kód klávesy "SHIFT" (12H) je ale předfazen kód (E0H). Jde tedy o zdvojení kódu (12H). Speciální skupina zahrnuje všechny ostatní klávesy. Jedná se o 5 kláves, ale klávesy "Pause" a "Print Screen" vysílají různé kombinace kódů v závislosti na souběžně stisknuté jiné klávese. Zbýlé tři klávesy jsou "Caps Lock", "Scroll Lock" a "Num Lock". Tyto tři klávesy způsobí změnu svitu příslušné indikační světelné diody, který ovládá počítač. Komunikace v tomto případě probíhá obousměrně

Při současném stisku dvou a více ostatních kláves (základní a rozšířená skupina) jsou kódy vysílány v odpovídajícím pořadí v jakém se jednotlivé akce stisku a vypuštění stanou a tyto kódy se vzájemně nijak neovlivňují, kromě případu kdy je přerušeno cyklické vysílání kódu klávesy (autorepeat). To nastane, když je jedna klávesa dlouho stisknuta a cyklicky vysílá a poté je stlačena jiná. Pak se přestane vysílat kód dříve stlačené klávesy. [2]

1.2 Snímač znaků z klávesnice

Veškerý popis v jazyce VHDL je uveden na příloženém CD.

Slouží pro čtení scan kódů zaslaných z klávesnice. Jako vstupy jsou použity Data, hodinový signál (clk) z klávesnice, systémový hodinový signál a reset. Výstup je osmibitový a na něm bude kód stisknuté klávesy.



Obr. 10: Blokové schéma PS2 snímače

Pro mou realizaci využívám pouze příjem dat z klávesnice. Neposílám žádné řídicí kódy do klávesnice.

Protože není přesně definován hodinový signál z klávesnice (který je okolo 10kHz), musí být pomocí frekvence 25MHz upraven. Xilinx Spartan 3 E používá hodiny s vyšší frekvencí (50 MHz), musel jsem snížit frekvenci na polovinu.

Pro načtení dat a hodinového signálu z klávesnice použiju klopný obvod, který s frekvencí 25MHz a vzestupnou hranou načítá data a hodinový signál z klávesnice. Pomocí čítače, který čítá s upravenou frekvencí hodinového signálu z klávesnice do jedenácti, načtu celkem 11bitové číslo do posuvného registru. Pokud je čítač vynulován a na nulté pozici v posuvném registru je nula (start bit), na poslední pozici jednička (stop bit) je načten kód klávesy, který je na pozici 8 až 1 do čekacího registru. Jedná se klopný obvod s asynchronním nulováním. Z toho registru je zapsán kód klávesy paralelně na výstup. Výsledné blokové schéma snímače vygenerované VHDL popisem, je uvedeno na obrázku 11.

Pro další část budu používat klávesy 0 až 9 (kódy uvedeny v tabulce 2). Snímač ale bude snímat a na výstupu zobrazovat všechny kódy kláves, které se stisknou.

Tabulka 2.: kódy kláves 0 až 9

Klávesa	Hexa	Bin	Obrácená posloupnost
0	45	01000101	10100010
1	16	00010110	01101000
2	1E	00011110	01111000
3	26	00100110	01100100
4	25	00100101	10100100
5	2E	00101110	01110100
6	36	00110110	01101100
7	3D	00111101	10111100
8	3E	00111110	01111100
9	46	01000110	01100010

2. VGA (Video Graphics Array)

Je standard pro analogové zobrazovací zařízení pro počítače PC, které bylo v roce 1987 uvedeno firmou IBM. Je tvořen 15 -ti pinovým konektorem D-SUB, kterému se dnes neřekne jinak než VGA konektor, znázorněn na obrázku 12. Stal se nástupcem starších grafických adaptérů. Pro přenos dat používá dva typy synchronizačních signálů. Zobrazuje, data pomocí tří základních barevných složek, pomocí nichž může vytvořit širokou škálu barev (16 milionů). Jsou to následující barvy: červená (Red), zelená (Green), modrá (Blue). Pozice zobrazení barvy, je určena pomocí vertikální a horizontální synchronizace. Způsob zobrazování, tj. rozlišení a obnovovací frekvence, jsou připojenou periferií automaticky detekovány podle délky a trvání synchronizačních pulzů. Výhodou je to, že zobrazovací zařízení připojené na VGA port nepotřebuje žádné další informace o režimu apod.[5]

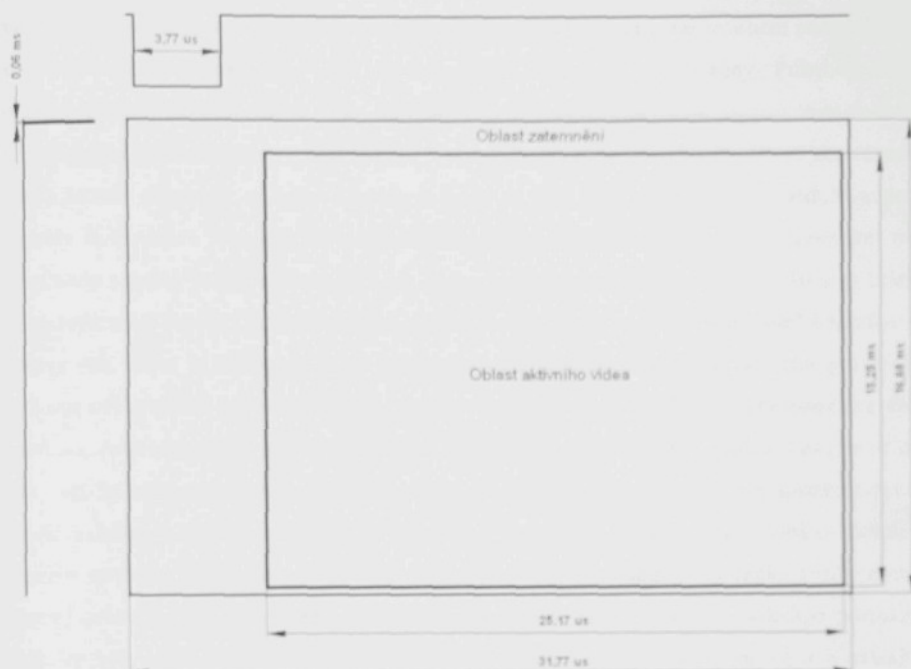


Obr. 12: VGA konektor[4]

Formát obrazu na VGA monitoru je 640 x 480 / 60 Hz, což znamená, že obraz je složen z 525 řádků, z nichž je 480 viditelných a na každém řádku je zobrazeno 640 bodů. Obrazovka je překreslována 60x za sekundu, tedy přibližně jednou za 17 milisekund. Proto, aby bylo možné určit začátek snímku a začátek řádku, jsou posílány horizontální a vertikální synchronizační signály mimo oblast zobrazovaného obrazu. Obraz je na monitoru vykreslován po jednotlivých řádcích, na začátku každého řádku je poslán signál horizontální synchronizace, dojde k vykreslení řádku a přejde se na další řádek. Jakmile je vykreslena celá obrazovka, je generován signál vertikální synchronizace a začne se kreslit nový snímek. Mezi jednotlivými řádky i snímky jsou takzvané zatemňovací intervaly, v nich jsou právě vysílány synchronizační signály a paprsek vykreslující obraz na stínítku monitoru má čas přejít na začátek nového řádku, případně snímku.

Rozlišení obrazu je určeno z frekvencí horizontální a vertikální synchronizace a z polaritý jejich signálů. Frekvence vertikální synchronizace udává zároveň obnovovací frekvenci obrazu, podíl frekvencí horizontální a vertikální synchronizace udává celkový počet řádků. Tento počet je větší než počet viditelných řádků, rozdíl je způsoben právě dobou potřebnou na synchronizační impuls a zpětný běh vykreslovacího paprsku. Horizontální rozlišení je odvozeno od počtu řádků a polaritý synchronizačních impulsů. Pro rozlišení 640 x 480 jsou synchronizační impulsy aktivní v úrovni L. Pro signalizaci je použita TTL logika. Co se bude vykreslovat na monitoru, určují signály R, G, B, pro červenou, zelenou a modrou barvu. Charakteristická impedance vstupů těchto signálů je 75 Ω . Tyto signály mají úroveň 0 – 0,7 V a jejich výslednou kombinaci se určuje výsledná barva každého bodu. Úroveň signálů se mění, při průchodu řádkem, pro každý bod zvlášť s bodovou frekvencí, která je pro režim VGA 25,175 MHz. Tyto signály jsou aktivní pouze v oblasti, která je na Obr. 8 označena jako „Oblast aktivního videa“. V oblasti zatemňovacího intervalu, na Obr. 13 označeném jako „Oblast zatemnění“, musí mít signály nulovou úroveň, protože v této oblasti se elektronika monitoru upíná k nulové úrovni napětí. Kdyby tato oblast neměla barevné signály s nulovou úrovní, obraz na monitoru by byl nesprávně interpretován nebo vůbec. Zatemňovací interval je rozdělen na několik oblastí: front porch, synchronizační impuls a back porch, dále je z každé strany okolo viditelného obrazu 8 pixelů okraje, které také patří do zatemňovacího intervalu. Celkový počet řádků (aktivní video + zatemnění) je pro režim VGA 525, v každém řádku je 800 bodů.

Postupným vývojem bylo dosaženo obrazových standardů s vyšším rozlišením a větší obnovovací frekvencí, jako například SVGA 800 x 600 bodů, XGA 1024 x 768 bodů a další s ještě lepšími parametry. [10][11][14]

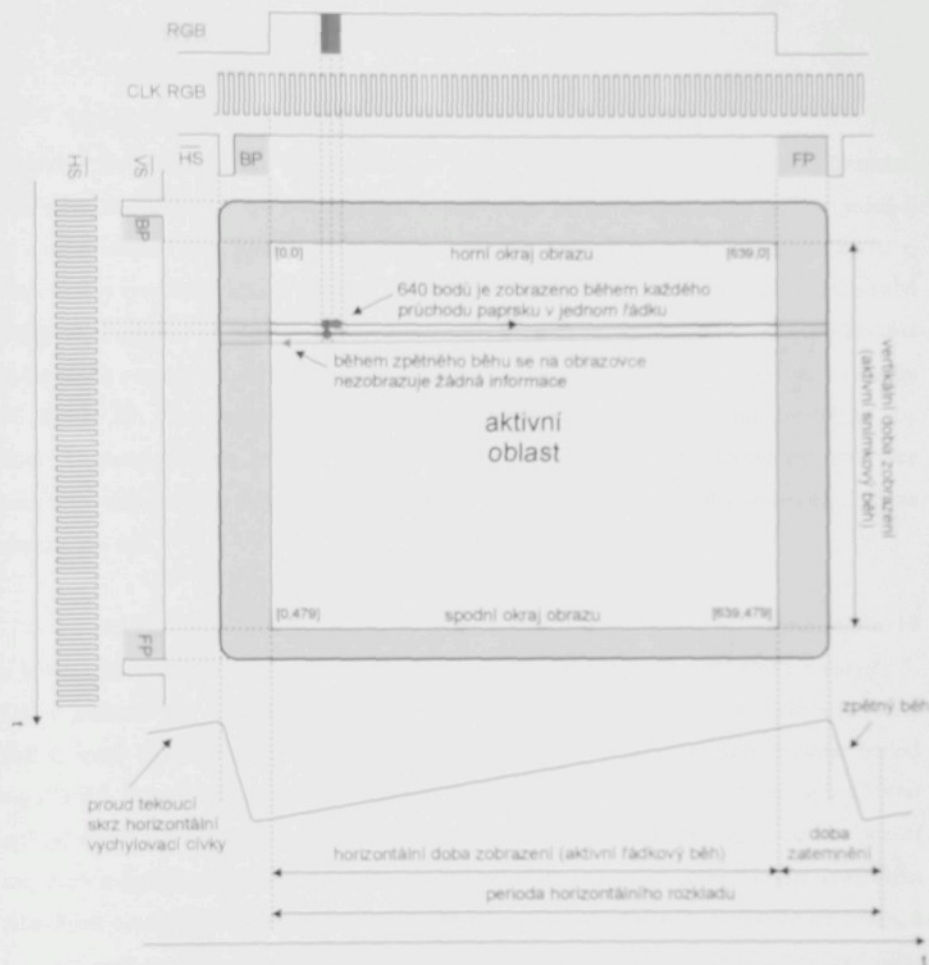


Obr. 13: Časování VGA signálu[10]

2.1 VGA Časování

Časování VGA signálů je chráněno autorskými právy a prodává je organizace Video Electronics Standards Association (zkratka VESA). Proto uvedeme pouze příklad pro rozlišení 640 x 480 bodů. Přesnější informace o vyšších frekvencích jsou k dispozici za poplatek na internetových stránkách organizace VESA. Přestože bude dále popsáno vykreslování obrazu pouze CRT monitoru, pro LCD monitor lze použít stejný signál časování jako pro CRT monitor. U CRT monitoru je obraz na obrazovce vytvářen amplitudově modulovaným elektronovým paprskem pohybujícím se po stínítku zleva doprava a odshora dolů, viz obr. 14. Svým přímočarým pohybem zleva doprava vykresluje jednotlivé řádky při horizontálním vychylování paprsek, jedná se o tzv. řádkový aktivní běh. Jakmile paprsek dospěje za pravý okraj obrazu, vrací se rychle zpět, pak se jedná o tzv. řádkový zpětný běh. Při zpětném běhu se informace na obrazovce nezobrazuje. Jelikož je paprsek podroben také

vertikálnímu vychylování, pohybuje se paprsek i ve svislém směru, ale mnohem pomaleji než ve vodorovném směru. Proto jsou ve skutečnosti řádky mírně skloněny. Pohybuje-li se paprsek odshora dolů, jedná se o tzv. snímkový aktivní běh. Vrací-li se paprsek zpět nahoru, pak se jedná o tzv. snímkový zpětný běh. Vytvořený obraz na stínítku je pak ve skutečnosti obraz časově rozvinutý, v body, kde barva bodu je daná třemi amplitudově modulovanými signály RGB, které jsou přerušovány zatemňovacími impulsy. Během doby zatemnění má amplituda signálů RGB takovou úroveň, že se bod na obrazovce nerozsvítí. Během kratší doby zatemnění probíhá řádkový zpětný běh a během delší doby zatemnění probíhá snímkový zpětný běh, který je tedy pomalejší. Během každého snímkového zpětného běhu pokračuje řádkové vychylování, proto se paprsek při dokončení snímku nevrací přímou cestou z pravého spodního rohu obrazovky nahoru do levého horního rohu, ale klikatou cestou. Tzn., že se do šířky vertikálního synchronizačního impulsu vejde několik period horizontální synchronizace. Navíc snímkový zpětný běh nemusí nutně začínat až po dokončení posledního řádku v pravém spodním rohu, ale např. už uprostřed posledního zatemněného řádku (vždy mimo aktivní oblast) a končit uprostřed horního zatemněného řádku. Pak už následuje normální řádkový běh, zleva doprava atd. Správným časováním signálů Horizontální a Vertikální synchronizace se zajišťuje, aby se video data (RGB) dostala na správnou souřadnici bodu (pixelu) v každém taktu vzorkovacích hodin (CLK_RGB). [4][11][14]



Obr. 14: VGA časování[4]

2.2 Vertikální synchronizace

Určuje, s jakou frekvencí jsou snímky na obrazovce obnovovány,

Perioda tohoto signálu tak určuje dobu, za kterou je jeden celý snímek nebo půlsnímek vykreslen na obrazovku. To zda je to celý snímek nebo jen půlsnímek záleží na tom, jedná-li se o neprokládané nebo prokládané řádkování. Náběžná nebo sestupná hrana pozitivního nebo negativního synchronizačního impulsu v signálu určuje začátek každého nového snímku nebo půlsnímku, viz obr. 14. Zde jsou vyobrazeny pouze časové průběhy signálů pro neprokládané řádkování s negativní synchronizací. Snímková frekvence se dnes běžně pohybuje v rozsahu 56 až 120 Hz. Nicméně optimální snímková frekvence by měla být minimálně 72Hz, aby obraz vnímaný lidským zrakem neblíkal. Přesto na vnímání blikání obrazu má vliv více parametrů než zmíněná snímková frekvence, ale také nezanedbatelná doba zatemnění, plocha obrazu, jas, atd.

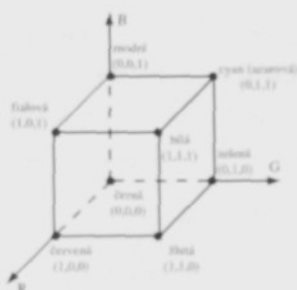
Všechny důležité časové intervaly synchronizačního signálu jsou okótované na obr. 18 a jejich odpovídající hodnoty pro režim 640 x 480 bodů, 60Hz jsou obsaženy v tabulce 3. Délky jednotlivých intervalů synchronizačního signálu VS bývá zvykem udávat počtem řádků, které během tohoto intervalu absolvuje elektronový paprsek. Tzn. počtem period signálu HS. Šířka synchronizačního impulsu T_{pw} by měla odpovídat době trvání snímkového zpětného běhu. Nicméně to platilo pro staré čistě analogové CRT monitory, ale pro dnešní monitory s digitálním řízením už šířka synchronizačního impulsu generovaného grafickým adaptérem neodpovídá skutečné době trvání snímkového zpětného běhu u daného monitoru, a tím pádem už není tak podstatná. Synchronizační impuls pak slouží jen ke spouštění zpětného běhu a detekci nového snímku. Zpětný běh je pak řízený vlastní elektronikou monitoru na základě detekovaného zobrazovacího režimu (módu) a může svoji délkou trvání klidně zasahovat až do intervalu BP. Interval T_{disp} udává kolik řádků je skutečně zobrazeno na obrazovce.

2.3 Horizontální synchronizace

Řídí se podobnými pravidly a má velmi podobné vlastnosti jako Vertikální synchronizační signál. Řádková frekvence se pohybuje v rozsahu 31,5KHz až 100KHz a je o několik řádů vyšší než snímková. Synchronizačního impulsu v signálu HS v tomto případě

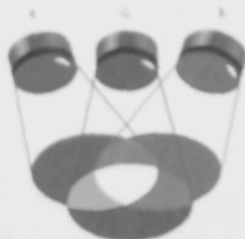
udává začátek každého nového řádku, viz obr. 14. Všechny důležité časové intervaly tohoto synchronizačního signálu jsou opět popsány na obr. 18 a v tabulce 3. Délky jednotlivých intervalů synchronizačního signálu HS bývá zvykem udávat počtem bodů, přes které během tohoto intervalu projde elektronový paprsek. Tzn. počtem taktů vzorkovacího signálu CLK_RGB. Šířka synchronizačního impulsu T_{pw} by měla odpovídat době trvání řádkového zpětného běhu, nicméně i zde platí to samé, co bylo uvedeno u vertikálního synchronizačního impulsu výše. Interval T_{disp} udává kolik bodů je skutečně zobrazeno v jednom řádku na obrazovce. [11][14]

2.4 RGB barvy



Obr. 15: Barevný model RGB

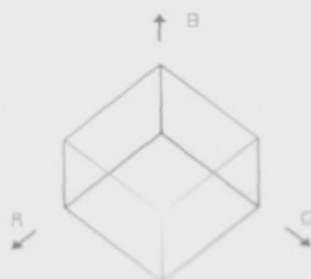
Barvy RGB se také nazývají aditivní barvy. Jedná se o tři základní barvy červenou, zelenou a modrou. **RGB barevný model** je aditivní barevný model, ve kterém je smícháno společně červené, zelené a modré světlo různými cestami k zobrazení velkého pole barev. Název modelu pochází z počátečních písmen tří aditivních primárních barev – červené (Red), zelené (Green) a modré (Blue). Kombinace všech tří barev - červené, zelené a modré v odpovídající intenzitě vytváří bílou.



Obr. 16: Aditivní barvy (model RGB)

S potřebou pro zobrazování složených kompozic se přijaly varianty RGB, které zahrnují jakýsi extra 8bitový kanál pro průhlednost. Kanál průhlednosti je obvykle znám jako alfa kanál, proto je nazýván RGBA. Název RGBA je použit k označení červené, zelené, modré a Alpha. RGB model sám o sobě nedefinuje, co je míněno červenou, modrou, zelenou kolorimetricky a tak výsledek smíchání složek, není přesný, ale relativní. Když bude přesně definována chromatičnost (barevná jakost světla) barevných složek, potom se barevný model stává absolutním barevným prostorem, takovým jako s RGB nebo Adobe RGB.

Každá barva je udána *mohutností* tří základních barev – komponent (červené, zelené a modré). Základní barvy mají vlnové délky 630, 530 a 450 nm. Mohutnost se udává buď v procentech (dekadický způsob) nebo podle použité barevné hloubky jako určitý počet bitů vyhrazených pro barevnou komponentu (pro 8 bitů na komponentu je rozsah hodnot 0 – 255, pro 16 bitů na komponentu je rozsah hodnot 0 – 65535), přičemž čím větší je mohutnost, tím s vyšší intenzitou se barva komponenty zobrazuje.



Obr. 17: Jednotková krychle. Stejně úseky na osách neodpovídají stejným jasnům.

Model RGB je možné zobrazit jako krychli, ve které každá z kolmých hran udává škálu mohutnosti barevných složek. Potom libovolný bod se souřadnicemi (R, G, B) v této krychli udává hodnotu výsledné barvy.[7]

2.5 RGB signály

Analogové signály RGB přenášejí obrazová data pro každý bod na obrazovce zvlášť. Na obr. 18 je zobrazen pomocný vzorkovací signál označený CLK_RGB, který každým taktem definuje čas, kdy je informace o barvě z analogového signálu RGB předána danému bodu na obrazovku. Signál CLK_RGB se ale nepřenáší z grafického adaptéru do monitoru. Frekvence vzorkování barevného analogového signálu, respektive frekvence s jakou jsou vykreslovány jednotlivé body na obrazovce se dnes běžně pohybuje v rozsahu od 25 až 315MHz. Jelikož je barva pro jeden bod přenášena pomocí tří barevných signálů (R, G, B), výsledná barva je dána jejich součtem. Popsáno výše. Signály RGB nemusí nést pouze informaci o barvě, ale také mohou nést informaci o synchronizaci. Zde jsou do zelené barvy zařazeny tzv. kompozitní synchronizační impulsy. Tyto synchronizační impulsy v barvě dříve využívaly CRT monitory, které měly na vstupu konektory typu BNC. Nicméně tento způsob synchronizace se dnes spíše používá pro video monitory, tzn. pro studiové nebo i průmyslové aplikace. U VGA monitorů pro oblast PC se tento způsob synchronizace běžně nepoužívá.

Front Porch

Jedná se o časový interval mezi koncem vykreslování obrazu a začátkem synchronizačního impulsu, viz tabulka 3 a obr. 18. V průběhu tohoto intervalu se na obrazovce žádná informace nezobrazuje, tvoří tak pravý a spodní okraj obrazu. Tento interval je v čase před započítáním zpětného běhu.

Back Porch (BP)

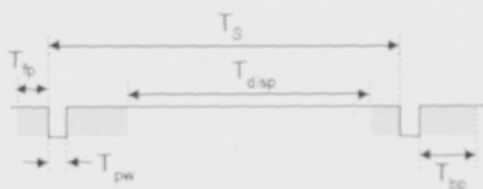
Jedná se o časový interval mezi koncem synchronizačního impulsu (T_s) a začátkem vykreslování obrazu, viz tabulka 3 a obr. 18. V průběhu tohoto intervalu se na obrazovce žádná informace nezobrazuje, tvoří tak levý horní okraj obrazu. Tento interval obvykle v čase následuje až po dokončení zpětného běhu. Interval Back porch má zpravidla o dost delší dobu trvání než interval Front porch.

Doba Zatemnění

Tvoří ji dohromady tři intervaly FP, BP a synchronizační impuls. Během této doby probíhá zpětný běh a příprava elektronového paprsku k vykreslování nového řádku či snímku po jeho návratu.[14]

Tabulka 3: Časování VGA - 640x480, 60Hz [4]

Symbol	Parameter	Vertical Sync			Horiz. Sync	
		Time	Clocks	Lines	Time	Clocks
T_S	Sync pulse	16.7ms	416,800	521	32 μ s	800
T_{disp}	Display time	15.36ms	384,000	480	25.6 μ s	640
T_{pw}	Pulse width	64 μ s	1,600	2	3.84 μ s	96
T_{fp}	Front porch	320 μ s	8,000	10	640 ns	16
T_{bp}	Back porch	928 μ s	23,200	29	1.92 μ s	48

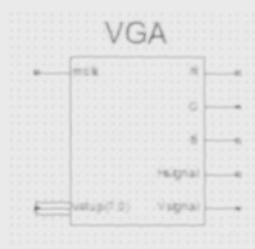


Obr. 18: Časový průběh synchronizačního signálu s parametry podle tabulky 2 [4]

2.6 Realizace VGA

Veškerý popis je proveden v jazyce VHDL (je uveden na příloženém CD) a výsledná bloková schémata jsou uvedena na obrázcích.

V mém případě tvoří výstup bloku VGA pět signálů. A sice tři analogové signály - VGA, každý pro jednu ze složek RGB. Dva synchronizační signály - horizontální Hsignal pro zpětný řádkový běh a vertikální Vsignal pro zpětný obrazový běh. Na monitoru mám možnost zobrazit maximálně $2^9=512$ různých barev. Jako vstup je použit výstupní signál z PS/2 snimače a systémový hodinový signál.



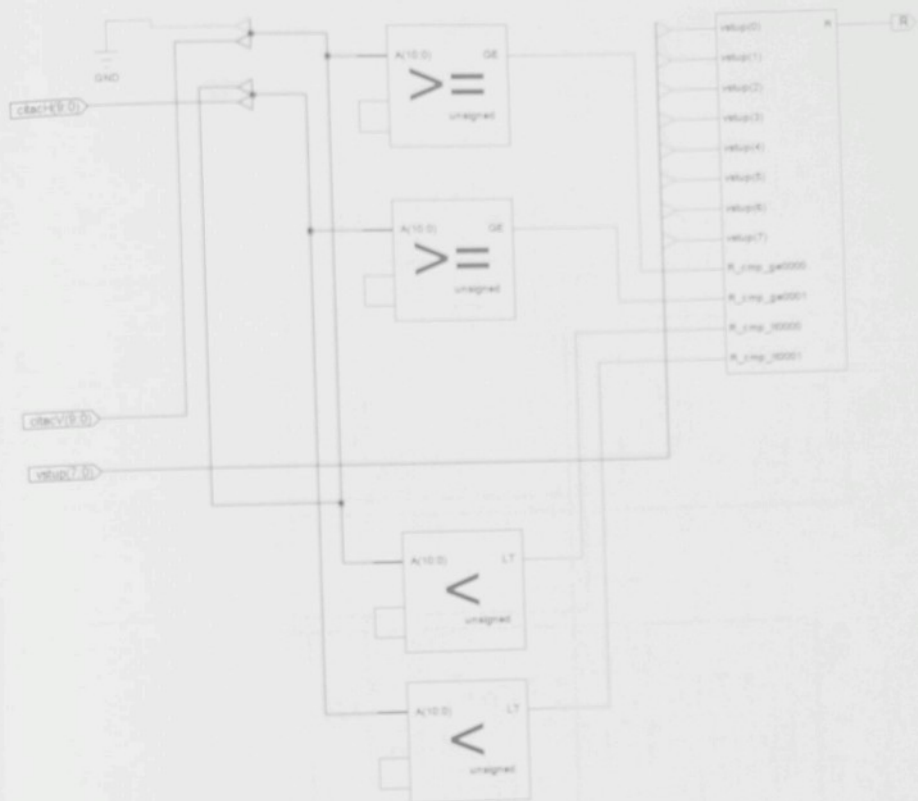
Obr. 19: Blokové schéma VGA

Pro vykreslování obrázků na monitoru v rozlišení 640x480 se používá frekvence 25MHz, ale protože Xilinx Spartan 3 E používá hodiny s vyšší frekvencí (50 MHz), musel jsem snížit frekvenci pro zobrazování na polovinu.

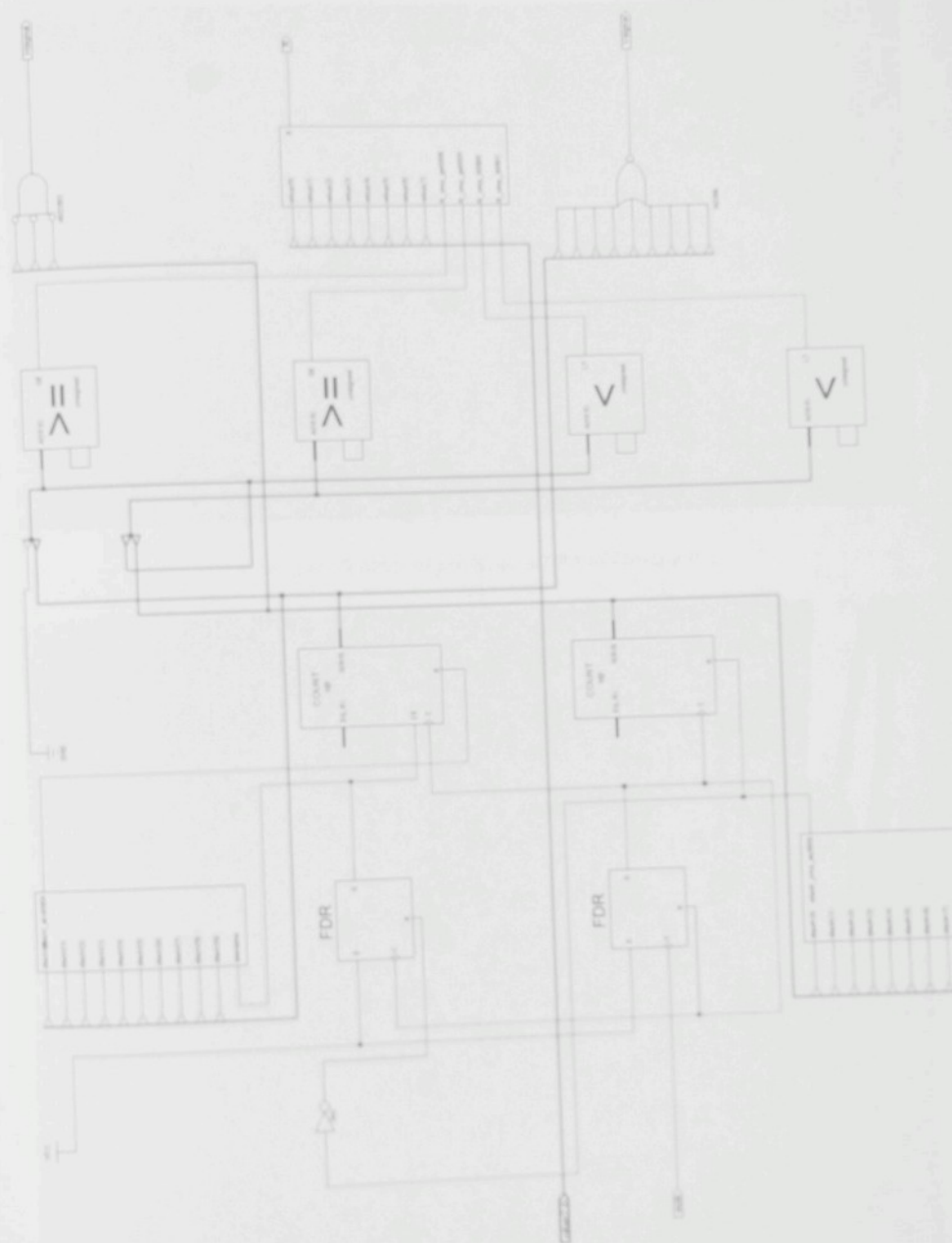
Pro rozsvícení monitoru potřebuji vytvořit čítače pro horizontální a vertikální synchronizaci. Čítač pro horizontální synchronizaci (Uveden na obrázku 20.) bude čítat body na řádku od 0 do 800, když dosáhne maximální hodnoty, vynuluje se, pošle signál (Venable) do vertikálního čítače a začne čítat od začátku. Vertikální čítač po obdržení signálu bude čítat řádky od 0 do 525. (Uveden na obrázku 21) po dosažení maximální hodnoty se také vynuluje a čítá znovu. Čítače jsou synchronní aktivní při vzestupné hraně hodinového signálu.

Další částí je zobrazení barevných pruhů na monitoru po stisku kláves 0 až 9. Obrázek jsem si rozdělil na 9 pruhů, šířka jednoho pruhu je 70 bodů. První pruh začínám vykreslovat od 144 bodu na řádku a poslední pruh končí na 634 bodu na řádku. Délku pruhu (ve směru vertikálním) začínám vykreslovat od 30 řádku a končím na 480 řádku. Barvy pruhů jsem

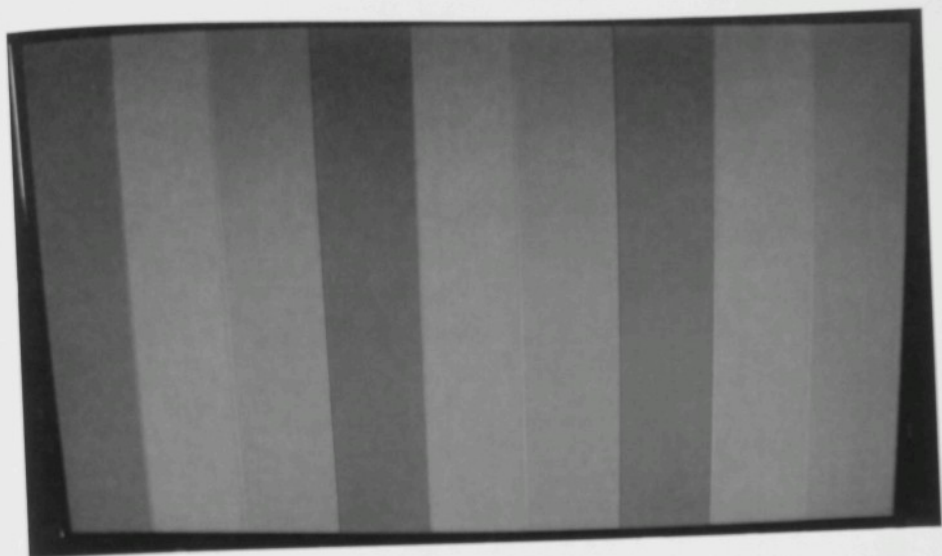
zvolil základní, první pruh je červený, druhý je modrý a třetí je zelený dále se kombinace pruhů opakuje. Znázorněno na obrázcích 24 a 25. Protože výsledné blokové schéma pro zobrazení všech devíti pruhů je dost velké, uvedu jen příklad pro stisk klávesy 1. Pokud stisknu tuto klávesu tak mi na vstup přijde kód klávesy, když vertikální čítač dosáhne třicátého řádku a horizontální čítač 144 bodu na řádku začne se vykreslovat červený pruh, který má šířku 70 bodů na řádku. Poté co vertikální čítač dosáhne 480 řádku a 214 bodu na tomto řádku je celý pruh na obraze monitoru vykreslen. Toto vykreslování probíhá tak rychle, že lidské oko na monitoru vidí ihned po stisknutí klávesy výsledný pruh. Na obrázku 22 je uvedeno blokové schéma, pro vykreslení pruhu po stisknutí klávesy 1. Jedná se o porovnání kódu z klávesnice a hodnot z čítačů. Výsledné schéma, které pro velikost není moc čitelné, je uvedeno na obrázku 23.



Obr. 22: Blokové schéma pro zobrazení pruhu po stisknutí klávesy 1



Obr. 23: Celkové blokové schéma s čítači a pro zobrazení po stisku klávesy 1

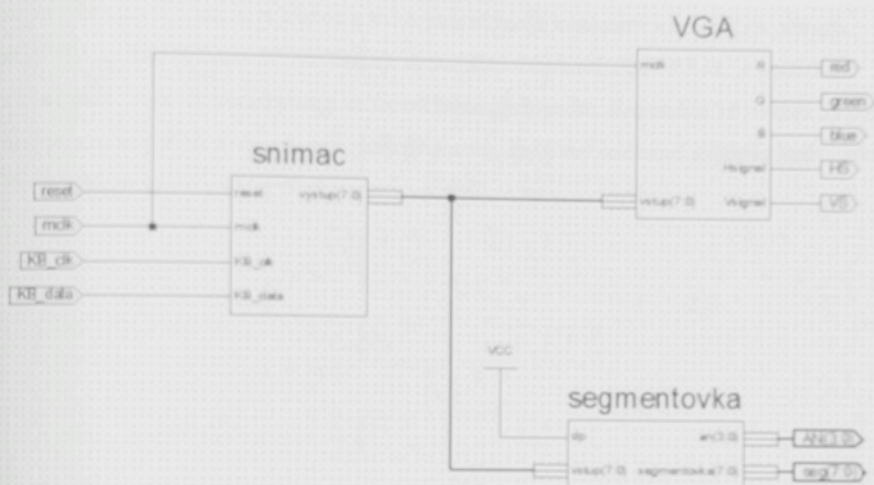


Obr. 24: Zobrazení pruhů po stisknutí klávesy 9



Obr. 25: Zobrazení pruhů po stisknutí klávesy 8

Na obrázku 17 je znázorněno výsledné blokové schéma výsledného propojení PS/2 snimače a VGA, pro moji kontrolu jsem přidal sedmisegmentovku, která mi ukazuje číslo klávesy, která je stisknuta.



Obr. 22: Výsledné zapojení

Závěr

Úkol, který byl na začátku práce zadán, byl splněn. Výsledkem je zdokumentovaná komunikace přes PS/2 rozhraní mezi klávesnicí a hradlovým polem, dále popsaná komunikace mezi hradlovým polem a monitorem přes analogové VGA rozhraní. Blokové schéma PS/2 snimače kláves a VGA zobrazovače implementované v FPGA obvodu Spartan 3E. Jelikož Spartan 3E neobsahuje dostatečné množství block RAM, je grafický výstup na obrazovce monitoru pouze ve formě barevných pruhů. Pro praktické použití by bylo vhodné použít jiný FPGA obvod, nebo jiný přípravek, který má oddělené externí paměti, které by šly využít pro video paměť.

Použité zdroje:

- [1] Craig Peacock. Interfacing the AT keyboard [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://www.beyondlogic.org/keyboard/keybrd.htm>
- [2] HW server. Klávesnice pro PC. [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://hw.cz/docs/keyboard/keyboard.html>
- [3] Petr Simandl. Klávesnice pro PC. [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://www.simandl.cz/stranky/elektro/keyboard/keyboard.htm>
- [4] Digilent. Digilent Basys2 Board Reference Manual. [online]. [cit. 2009-12-22]. Dostupný z WWW: http://www.digilentinc.com/Data/Products/BASYS2/Basys2_rm.pdf
- [5] Ladislav Čapka. VGA rozhraní. [online]. Brno: Vysoké učení technické v Brně, Fakulta informačních technologií [cit. 2009-12-22]. Dostupný z WWW: http://merlin.fit.vutbr.cz/FITkit/docs/firmware/fpga_vga.html
- [6] [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://www.computer-engineering.org/ps2protocol/>
- [7] Wikipedie. RGB. [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://cs.wikipedia.org/wiki/RGB>
- [8] PC-site. Klávesnice PS/2. [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://pc-site.owebu.cz/?page=Kps2kl>
- [9] Jan Polášek, Marek Dohnal. VGA zobrazovač s mikrokontrolerem. [online]. Brno: Vysoké učení technické v Brně [cit. 2009-12-22]. Dostupný z WWW: <http://www.urel.feec.vutbr.cz/MIA/2009/polasek/index.html>
- [10] Jan Polášek. VGA zobrazovací zařízení s mikrokontrolerem: bakalářská práce. [online]. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. [cit. 2009-12-22]. Dostupný z WWW: http://www.urel.feec.vutbr.cz/MIA/2009/polasek/BBCE_xpolas13.pdf
- [11] Xilinx. Spartan-3A Fpga Starter Kit Board User Guide [online]. 2007 [cit. 2009-12-22]. Dostupný z WWW: http://www.xilinx.com/support/documentation/boards_and_kits/ug330.pdf
- [12] Zdeněk Vašíček. PS/2 rozhraní. [online]. Brno: Vysoké učení technické v Brně, Fakulta informačních technologií [cit. 2009-12-22]. Dostupný z WWW: http://merlin.fit.vutbr.cz/FITkit/docs/firmware/fpga_ps2.html
- [13] Kostka. Klávesnice [online]. [cit. 2009-12-22]. Dostupný z WWW: <http://www.esphere.cz/kostka/Hardware/klavesnice.htm>
- [14] David Hradecký. VGA řadič na FPGA [online]. Praha: České vysoké učení v Praze, Fakulta elektrotechnická. 2005 [cit. 2009-12-22]. Dostupný z WWW: <http://amber.feld.cvut.cz/fpga-teaching/fpga-VGA-FPGA.pdf>