

Oponentský posudek diplomové práce

Obvod FPGA jako zdroj obrazových dat pro operační systém Microsoft Windows

vypracované studentem Bc. Zdeňkem Kořínkem, TUL, 2012

Student zadaný úkol pochopil a použil přiměřené prostředky pro jeho řešení. Pro účely konkrétního snímáče o 128 pixelech by sice postačilo použít pouze jednočipový mikropočítač spojený přímo s A/D převodníkem bez hradlového pole (FPGA), ale vyšším cílem práce bylo zřejmě připravit cestu pro další, odlišné snímáče, což hodnotím kladně. Potom je FPGA relevantním prostředkem.

Text práce je dobře členěn, sloh velmi dobrý, občas drhne názvosloví (př.: klient-host u USB, zásobník namísto fronta). Na jednu stranu je v textu podrobně rozepsán obsah normy (USB, UVC) či dokumentace součástek, spousta obecných spekulací (o vnější paměti, o FPGA zpracování obrazu) ale bohužel citelně chybí bližší popis vlastní práce. O jaký chopper šlo v oddílu 4.2.1. (mechanický rotační?), jak byl řízen či snímán? A/D převodník byl asi zakoupen jako součást vývojové desky (to usuzuji z typového označení). Proč byla teplota přenášena v 128 číslech (oddíl 4.1.), je to třeba, nebo je to jen výsledek usnadnění si práce při tvorbě datových toků? I pro číslo snímku by se jistě našel lepší způsob zapouzďení.

Pokud jde o obvodovou část v FPGA, popsanou VHDL kódem, obsahuje práce několik sporných bodů. Zprvu byl pro některé bloky zavržen návrh v podobě konečného automatu (FSM), z důvodu "velkého zpoždění" -- což nechápu. FSM lze v principu napsat se shodnou náročností, jako jakékoli jiné, funkčně ekvivalentní řešení. Stejně nepochopitelná stížnost na zpoždění, vzniklé při rozdělení stávajícího bloku na dva různé, ukazuje na zásadní potíž s chápáním digitálního návrhu jako takového. Dlužno podotknout, že už tak pracuje návrh na příjemně malých rychlostech a nejde o žádnou extrémní optimalizaci. Vlastní implementace fronty (FIFO) je zajímavý počin, ale jistě by bylo výhodnější, zejména směrem k jednočipovému mikropočítači, zvolit vestavěnou, standardní FIFO v FPGA. Ušetří spoustu starostí.

Bloky OvladaniADC a OvladaniSenzoru jsou založeny na čítačích a generování událostí v daném kroku. Toto řešení rychlost nepřináší, je velmi nepřehledné a nedovedu si představit úpravy kódu nebo další použití jinými lidmi. Kladně hodnotím, že to student nevzdal a zprovoznil alespoň toto nouzové řešení.

K softwaru mikropočítače nemám za sebe co dodat, předpokládám, že pracuje dle představ.

Za nejzávažnější nedostatek práce považuji, že zcela chybí zhodnocení výsledků. Funguje zařízení? Co bylo naměřeno? Na základě dotazu vedoucímu práce jsem se dozvěděl, že s předáváním dat mezi podsystémy přetrvávají nějaké potíže. Rozboru této situace, povaze chyb, i úspěšného pokusu autora přenést alespoň konstantní čísla, se měla práce věnovat. Mrzí mě, že student místo toho o problémech pomlčel.

Doplňující otázky:

- Myslíte, že rozhraní GPIO přináší v daném použití nějakou výhodu oproti jiným rozhraním, dostupným v mikropočítači FX3, jmenovitě třeba I2S, SPI?
- V čem myslíte, že spočívají potíže s vyčítáním dat z převodníku a jakou cestou byste se dále ubíral pro jejich odstranění?

Vzhledem k náročnosti úkolu a snaze studenta hledat při potížích alternativní řešení hodnotím stupněm C (dobře).

V Táboře dne 27. ledna 2013

Marek Peca