

Technická univerzita v Liberci

Fakulta mechatroniky a mezipředmětových inženýrských studií



Lukáš BÍNA

**Nástroj pro analýzu odběrových parametrů
osvětlovacích systémů**

Diplomová práce

2006

Technická univerzita v Liberci

Fakulta mechatroniky a mezioborových inženýrských studií

Katedra elektrotechniky

Studijní program M 2612 - Elektrotechnika a informatika

Obor 3906T001 - Mechatronika

Nástroj pro analýzu odběrových parametrů osvětlovacích systémů

Lukáš BÍNA

Vedoucí práce: Ing. Jan Václavík

Konzultant: Ing. Miroslav Novák, Ph.D.

Počet stran: 85

Počet tabulek: 1

Počet obrázků: 45

V Liberci 6. 1. 2006

Anotace :

Cílem této diplomové práce je vytvořit nástroj pro studium nepříznivých jevů, které vznikají při vzájemné interakci osvětlovacích systému a napájecí sítě. V teoretické části je naznačen problém, který vzniká v osvětlovacích soustavách. Dále je zde uvedeno několik možných způsobů řešení konstrukce zapojení výkonových zařízení a problémy související s jejich stavbou. Výsledkem teoretického rozboru je výběr vhodného řešení vlastního výkonového zesilovače, a důvody pro jeho použití. Výsledkem této práce je konstrukce generátoru malého referenčního signálu a výkonového napěťového zesilovače. Generátor signálu lze plně ovládat z PC. Tento signál je dále veden do výkonového zesilovače, který je založen na výkonových bipolárních tranzistorech. Součástí práce je technická dokumentace k výkonovému zesilovači, generátoru signálu a softwarovému vybavení.

Abstract:

An object of this work is to create a tool for analysis of inconvenient effects, which arises from interaction of illuminative system and supply network. In the theoretic part there are described problems, which rises in illuminative system. Further there are mentioned several possible solutions of power regulators and problems related to their construction. It also deals with the choice of suitable parts, which are able to withstand required output voltage and analyses the possibilities of their usage. The result is a construction of a generator with low-level output signal and high power voltage amplifier. The generator can be fully controlled from personal computer. A signal from the generator is fed to the power amplifier. The power amplifier is based on power bipolar transistors. The detailed documentation of the power amplifier, signal generator and software is a part of the work.

Prohlášení

Byl(a) jsem seznámen(a) s tím, že na mou diplomovou práci se plně vztahuje zákon č. 121/2000 Sb. o právu autorském, zejména § 60 – školní dílo.

Beru na vědomí, že Technická univerzita v Liberci (TUL) nezasahuje do mých autorských práv užitím mé diplomové práce pro vnitřní potřebu TUL.

Užiji-li diplomovou práci nebo poskytnu-li licenci k jejímu využití, jsem si vědom povinnosti informovat o této skutečnosti TUL; v tomto případě má TUL právo ode mne požadovat úhradu nákladů, které vynaložila na vytvoření díla, až do jejich skutečné výše.

Diplomovou práci jsem vypracoval(a) samostatně s použitím uvedené literatury a na základě konzultací s vedoucím diplomové práce a konzultantem.

Datum

Podpis

Místopřísežné prohlášení

Místopřísežně prohlašuji, že jsem diplomovou práci vypracoval samostatně s použitím uvedené literatury pod vedením vedoucího diplomové práce.

V Liberci 6. 1. 2006

Poděkování

Děkuji Ing. Janu Václavíkovi , vedoucímu mé diplomové práce, za vedení, cenné rady a odbornou pomoc při práci na mé diplomové práci. Také děkuji svému konzultantovi, Ing. Miroslavu Novákovi, Ph.D za ochotu a pomoc při řešení různých úkolů.

Děkuji rodičům za jejich velkou trpělivost a silnou morální pomoc. Děkuji všem kamarádům za pár dobrých rad a hlavně děkuju Luce za její trpělivost a za vše, co pro mě udělala .

Seznam obrázků

Obr 1. :	Zapojení obvodu ADM3202.....	19
Obr 2. :	Konfigurační registr SP0_RCR	20
Obr 3. :	Konfigurační registr T_CFGRx.....	24
Obr 4. :	Okno aplikace	26
Obr 5. :	Blokové schéma výkonového zesilovače	29
Obr 6. :	Principiální zapojení elektronky.....	32
Obr 7. :	Činnost tranzistoru PNP	33
Obr 8. :	Činnost unipolárního tranzistoru PNP	35
Obr 9. :	Principiální schéma zesilovače ve třídě A.....	37
Obr 10. :	Pracovní bod třídy A	38
Obr 11. :	Principiální schéma zesilovače ve třídě B	39
Obr 12. :	Pracovní bod třídy B.....	39
Obr 13. :	Přechodové zkreslení vzniklé ve třídě B	40
Obr 14. :	Principiální schéma zesilovače ve třídě AB	41
Obr 15. :	Pracovní bod třídy AB.....	41
Obr 16. :	Blokové schéma zesilovače	48
Obr 17. :	Blokové schéma vstupních obvodů	49
Obr 18. :	Schéma zapojení přizpůsobovacího obvodu pro D/A převodník	50
Obr 19. :	Schéma zapojení přizpůsobení pro A/D převodník.....	51
Obr 20. :	Blokové schéma AD 620	53
Obr 21. :	Schéma zapojení dolní propusti na vstupu zesilovače.....	54
Obr 22. :	Schéma zapojení diferenciálního stupně	55
Obr 23. :	Pouzdro TO-39	56
Obr 24. :	Schéma zapojení proudového zdroje.....	57
Obr 25. :	Schéma zapojení napěťového stupně	59
Obr 26. :	Schéma nastavení klidového proudu	61
Obr 27. :	Graf SOA pro tranzistor MJ15024	62
Obr 28. :	Schéma proudového stupně	63
Obr 29. :	Schéma zapojení proudové ochrany	64
Obr 30. :	Schéma zpětné vazby.....	65
Obr 31. :	Schéma zdroje pro pomocné obvody.....	66
Obr 32. :	Okno aplikace simulačního programu Tina.....	67
Obr 33. :	Chladicí profil SK88.....	68
Obr 34. :	Fotografie desky plošného spoje hlavní části	70
Obr 35. :	Naměřené charakteristiky na svítidle 250 W při $f=50$ Hz	71
Obr 36. :	Příloha 1 : Čelní panel	75
Obr 37. :	Příloha 1 : Zadní panel.....	76
Obr 38. :	Příloha 2 : Osazovací schéma hlavní desky	77
Obr 39. :	Příloha 2 : Osazovací schéma přizpůsobovacích obvodů	78
Obr 40. :	Příloha 2 : Osazovací schéma zdrojů.....	78
Obr 41. :	Příloha 3 : Motiv plošného spoje zdroje.....	79
Obr 42. :	Příloha 3 : Motiv plošného spoje přizpůsobovacích obvodů.....	79
Obr 43. :	Příloha 3 : Motiv plošného spoje hlavní desky Top	80
Obr 44. :	Příloha 3 : Motiv plošného spoje hlavní desky Bottom.....	81
Obr 45. :	Příloha 4 : Fotografie zesilovače	82

Obsah

Obsah.....	10
1 Úvod	11
2 Teoretická část.....	12
2.1 Vzájemná interakce osvětlovacích systémů a napájecí sítě.....	12
2.2 Technické normy	12
3 Volba způsobu generování umělé napájecí sítě.....	15
3.1 Generování signálu.....	16
3.1.1 Signálový procesor ADSP 21992	17
3.1.2 UART	18
3.1.3 DDS	22
3.2 Aplikace pro PC	25
4 Výkonový stupeň.....	28
4.1 Teorie výkonového zesilovače	29
4.1.1 Obvodová řešení.....	29
4.1.2 Elektronky	32
4.1.3 Tranzistory.....	33
4.1.4 Druhy provozu (třídy) zesilovačů.....	36
4.1.5 Třída A.....	36
4.1.6 Třída B.....	38
4.1.7 Třída AB	40
4.1.8 Nové principy zapojení.....	42
4.1.9 Chlazení zesilovačů	44
4.2 Výběr typu zesilovače	46
4.3 Volba třídy.....	46
4.4 Volba koncového prvku	46
4.5 Struktura zesilovače.....	48
4.6 Přizpůsobovací obvody	49
4.7 Vstupní obvody	53
4.8 Diferenciální stupeň.....	55
4.9 Proudový zdroj	56
4.10 Napěťový stupeň.....	58
4.11 Proudový stupeň	61
4.12 Nadproudová ochrana.....	64
4.13 Pomocné zdroje	66
4.14 Simulace	66
5 Chlazení.....	68
6 Mechanická konstrukce	69
7 Uvedení do provozu	70
8 Závěr :.....	72
9 Literatura	73
10 Seznam příloh.....	74
10.1 Příloha 1: Technický výkres montážní bedny	74
10.2 Příloha 2: Osazovací plány pro desky plošných spojů	74
10.3 Příloha 3: Motivy plošných spojů.....	74
10.4 Příloha 4: Fotodokumentace.....	74

1 Úvod

V současné době jsou jako zdroj osvětlení velmi používané výbojové zdroje. Jejich použití je velmi široké jak v administrativě, průmyslu, tak i v domácnostech. Ovšem při připojení většího počtu takovýchto nelineárních spotřebičů, jakým je klasická zářivka s tlumivkou, na distribuční energetickou síť způsobí neharmonický odběr elektrického proudu.

Záměrem této diplomové práce je návrh a zhotovení prototypu výkonového zařízení a k tomu vhodné technické prostředky, potřebné k simulaci nepříznivých jevů, které vznikají při vzájemné interakci osvětlovacích systému a napájecí sítě. Součástí návrhu má být i vhodný způsob generování volitelného zkruslení a nástroj pro měření odběrových parametrů. V úvodní části této práce je řešen problém vhodného generování umělé napájecí sítě. Po zvolení generátoru vybraného signálu a zesilovače pro jeho zesílení jako způsobu řešení, se tato práce dělí do dvou částí.

První část se zabývá návrhem a realizací vhodného způsobu generování zvoleného signálu, volby jeho zkruslení a možnosti měření a uchování dat. Bude potřeba navrhnout a vytvořit potřebné softwarové vybavení pro ovládání tohoto zařízení. Řeší se zde především problém výběru vhodných prostředků pro generování signálu a s tím související nástroje pro jeho komunikaci s PC.

Druhá část se zabývá realizací výkonového zesilovače, jenž by vygenerovaný signál zesílil na velikost síťového napětí. Problémy, které se zde řeší, jsou především spojeny s vysokým výstupním napětím a tím pádem i použití vhodného typu výkonových tranzistorů. Při realizaci bude potřeba navrhnout vhodné vstupní a přizpůsobovací obvody, vhodnou konstrukci samotného zesilovače, vyřešit problém s vysokým napětím na tranzistorech a v neposlední řadě i jejich chlazení a řešení proudové ochrany koncových aktivních prvků.

2 Teoretická část

2.1 Vzájemná interakce osvětlovacích systémů a napájecí sítě

Výbojové zdroje jsou velmi rozšířené a oblíbené pro osvětlení v prostorách administrativních, průmyslových i v domácnostech. Při připojení na distribuční energetickou síť i v běžném provozním stavu způsobují neharmonický odběr elektrického proudu. Proto svítidla s výbojovými zdroji světla řadíme mezi nelineární spotřebiče. Neharmonický odběr elektrického proudu může mít při velkém počtu zapojených nelineárních spotřebičů nepříznivý zpětný vliv na napájecí soustavu.

České i evropské normy z oblasti elektromagnetické kompatibility určují úroveň rušení, to je podmínky, za kterých mohou být nelineární spotřebiče provozovány v napájecí síti. Informují také o závazných podmínkách, které musí mezi sebou dodržovat dodavatelé a odběratelé elektrické energie. Dodavatelé tvrdí, že do sítě dodávají relativně sinusové napětí. Nelineární spotřebiče však odebírají nesinusový proud a jsou zdrojem neharmonických složek proudu, které způsobují v napájecí síti rušení takovými účinky jako je např. deformace napětí, zvýšení ztrát v transformátorech apod. Proudové harmonické způsobují vznik napěťových harmonických, jejichž velikost závisí na impedanci sítě a výsledné amplitudě a fázi harmonických proudů všech elektrických zařízení připojených současně k síti. Nejrozšířenější skupinou nelineárních světelných spotřebičů jsou klasické zářivky s balastní tlumivkou. Pokud je na napájecí síť připojen odběratel s výrazným počtem zářivek, mohou zářivky kromě vlastního neharmonického odběru proudu vyvolat v napájecí soustavě i sekundární jevy.

2.2 Technické normy

Postupy pro určování úrovní rušení, dovolené hodnoty obsahu jednotlivých harmonických proudů a napětí a závazné podmínky dodávek a odběrů elektrické energie jsou obsaženy v technických normách, které stanovují tzv. kompatibilní úroveň pro nekomplikovaný chod elektrických zařízení. Při určování kompatibilních úrovní jednotlivých harmonických se musí brát v úvahu jednak narůstající počet zdrojů

produkujících harmonické a jednak klesající poměrný počet čistě odporových odběrů (tepelné spotřebiče), které mají funkci tlumících prvků ve srovnání s celkovými odběry.

Příslušné meze pro výskyt harmonických jsou obsaženy v normách. Jednou z nejdůležitějších je ČSN EN 61000-3-2 ed.2 „Elektromagnetická kompatibilita – Meze pro emise harmonických proudů“ za účelem omezení harmonického proudu třídí elektrická zařízení do čtyř tříd - A, B, C a D.

Třída A – sem patří symetrická třífázová zařízení, domácí spotřebiče, nářadí kromě přenosných, stmívače a zvuková zařízení;

Třída B – přenosná nářadí, neprofesionální oblouková svářečka;

Třída C – světelná zařízení;

Třída D – osobní počítače s monitory s příkonem ≤ 600 W.

Cílem ČSN EN 61000-3-2 je stanovení mezí pro emise harmonických ze zařízení v rozsahu platnosti normy tak, aby vyhovění těmto mezím zároveň s dovolenými emisemi z jiných zařízení zajistilo nepřekročení kompatibilních úrovní podle normy IEC 61000-2-2. Profesionální zařízení, které není ve shodě s požadavky této normy, se může připojit k určitým typům nízkonapětového napájení, jestliže je požadován souhlas s připojením od dodavatele energie (technická zpráva IEC 61000-3-4). Meze harmonického proudu a vyhodnocení výsledků se provádí podle vývojového diagramu [1]. Pro světelná zařízení třídy C s činným příkonem > 25 W nesmí harmonické proudy překročit relativní meze uvedené v tab.1.

Řád harmonické n	Největší dovolený harm. proud vyjádřený jako % vstupního proudu základního kmitočtu
2	2
3	$30 \cdot \lambda$
5	10
7	7
9	5
$11 < n < 39$ (jen liché harmonické)	3

Tab. 1 Meze pro zařízení třídy C

Českou verzí evropské normy ČSN EN 61000 - 3-2 je norma ČSN 33 3432 „Elektromagnetická kompatibilita“, část 3-2 Meze pro emise harmonického proudu (zařízení se vstupním fázovým proudem do 16 A včetně). Platí od listopadu 2001, obě normy jsou shodné. [9]

3 Volba způsobu generování umělé napájecí sítě

Harmonické jsou sinusová napětí nebo proudy o kmitočtech, které jsou celistvými násobky kmitočtu, na němž je navržena a provozována síť (např. 50 nebo 60 Hz). Harmonický proud z různých zdrojů způsobuje úbytky harmonického napětí na impedanci sítě. Zdroje, generující výrazné harmonické proudy v síti, jsou například zařízení s fázovým řízením a velkým výkonem, neřízené usměrňovače (zvláště s kapacitním vyhlazováním), atd. Zdroje mohou produkovat harmonické v konstantní nebo proměnné úrovni v závislosti na způsobu provozu. Hlavní škodlivé účinky harmonických jsou: chybná činnost regulujícího zařízení, chybná funkce hromadného dálkového ovládání a jiných systémů síťové signalizace, přídavné ztráty v kondenzátorech, rotačních strojích a kabelových rozvodech, přídavný hluk motorů a jiných přístrojů a jiné. Škodlivé účinky harmonických n zařízení mohou být tříděny na krátkodobé a dlouhodobé. Krátkodobé účinky jsou spojeny se selháními, chybnými funkcemi nebo nižším stupněm kvality provozu přístrojů, způsobeným posunem průchodu nulou průběhu vlny napětí. Obzvláště citlivé jsou regulační přístroje, elektronická zařízení a počítače. Velké amplitudy harmonických mohou způsobit chybnou funkci přijímačů hromadného dálkového ovládání, ochran atd. Dlouhodobé účinky jsou v zásadě tepelné. Přídavné ztráty a přehřátí mají za následek zvýšené stárnutí a dokonce i poškození kondenzátorů a rotačních strojů. Například měniče jsou, vlivem usměrňovačů s kondenzátory, zdrojem harmonických a subharmonických proudů, které vyvolávají na impedanci sítě nesinusové složky úbytku napětí. Tyto složky deformují křivku napájecího napětí a projevují se harmonickými napětí superponovanými na základní harmonickou. Každý výrobce měničů musí poskytnout údaje o úrovni harmonických proudů pro jmenovitou zátěž v % od první harmonické až do pořadového čísla 25, případně 40. [10]

Pro navržení zařízení vhodného ke generování umělé napájecí sítě, včetně volitelného zkreslení, a k simulaci takovýcho jevu na laboratorním modelu osvětlovací sítě, je potřeba vybrat vhodný postup. Asi jako nejsnazší cesta se zde jeví inspirace v audiotechnice, kde se vybraný signál o malé úrovni později zesílí na požadovanou úroveň. Na základě této úvahy byl tedy zvolen ke generování umělé napájecí sítě model generátoru a výkonového zesilovače.

3.1 Generování signálu

Vygenerovat příslušný signál o nízké úrovni nebude tak obtížné a je několik variant jak toho dosáhnout. K tomuto účelu se zde nabízí několik možností

- PC s multifunkční kartou
- funkční generátor + osciloskop
- jednočipový mikropočítač

Jednou z možností je použít měřicí kartu. V úvahu by zřejmě připadala karta od firmy Advantech – PCI 1711. Na pracovišti je dostupná a svými parametry se jeví jako vhodná k použití pro tuto aplikaci. Advantech – PCI 1711 je multi-funkční karta, určená do sběrnice PCI. Obsahuje 12 bitový A/D a D/A převodník, digitální vstupy a výstupy a čítač-časovač. Má 16 analogových vstupů a 2 výstupy, 16 digitálních vstupů a výstupů. Její nevýhodou ovšem je, že je napevno zabudovaná v PC a bylo by obtížné vyhradit jedno PC pro měřicí pracoviště. V případě, že by bylo potřeba měřit zařízení již někde zabudované, bylo by problematické neustále přenášet PC k měřenému objektu. Tuto nevýhodu už nemá použití kombinace generátoru a osciloskopu. Zde by se dal použít programovatelný generátor od firmy Agilent 33120A a osciloskop 54622D. Oba se dají programovat po sériové lince RS-232 nebo pomocí GPIB. Zde by dal k programování použít přenosný PC, ale ani toto řešení není příliš vhodné vzhledem ke své finanční náročnosti. Nehledě na malé rozlišení osciloskopu při snímání dat. Použití mikrokontroleru by v takovéto aplikaci mělo několik nevýhod – malá paměť, nedostatečný výpočetní výkon. Zde se ovšem nabízí možnost použít speciální jednočipový mikropočítač s dostatečným výpočetním výkonem. Na katedře se zrovna nacházel signálový procesor od firmy Analog Devices ADSP-21992. Nevýhodou jednočipových mikropočítačů je absence vstupně-výstupních obvodů s vhodnými parametry. Tento procesor je dodáván na standardní vývojové desce EZkit Lite, která obsahuje mimo jiné i námi požadovaný 12 bitový D/A, 16 bitový A/D převodník a konektor pro komunikaci po sériové lince. Po zvážení výhod a nevýhod jednotlivých zařízení byl jako nejvhodnější prostředek zvolen signálový procesor.

3.1.1 Signálový procesor ADSP 21992

Signálové procesory jsou procesory, jejichž architektura je vytvořena pro zpracovávání signálů v reálném čase. Rozdělují se na dvě hlavní skupiny, procesory s pevnou řádovou čárkou Fixed-Point DSP a procesory s plovoucí řádovou čárkou Float-Point DSP. Signálový procesor ADSP 21992 firmy Analog Devices, je nejmladším členem řady procesorů ADSP 219x, tato řada reprezentuje procesory s pevnou řádovou čárkou. [11]

Tento procesor je osazen do vývojové desky EZ kit lite 2199x., která obsahuje:

- Signálový procesor Analog Devices ADSP-21992 160 MHz
- USB port pro debugger
- Vstupní analogové obvody
- 8-kanálový 12-bitový DA převodník (AD5328BRU) přístupný přes SPI rozhraní
- PWM výstupní rozhraní
- Rozhraní externí paměti
- Rozhraní Encoder interface circuitry pro připojení IRC snímače polohy
- General-purpose I/O interface
- UART interface (RS-232)
- CAN interface circuitry
- Flash memory (512K x 8)
- External SRAM (64K x 16)
- SPORT connector
- RS-232 connector

[12]

Signálové procesory od firmy Analog Devices se programují ve vývojovém prostředí VisualDSP++, které bylo k tomuto účelu navrženo. Na školním počítači byla využívána plná legální verze VisualDSP 3.5 s nainstalovaným příslušným updatem. Bez něj je komunikace s vývojovou deskou EZ kit velice obtížná. Program lze programovat v jazyku Assembler, ale i v období jazyka C. Protože se předpokládá, že se nebude zcela využívat rychlost signálového procesoru, byl program napsán v jazyce C, kvůli lepší přehlednosti. Prostředí VisualDSP++ obsahuje kompilátor, který je schopen jazyk C efektivně zkompileovat do assembleru. Prostředí VisualDSP++ se chová podobně jako prostředí jazyka C, je ovšem nutné používat speciální instrukce, blíže popsané v [12].

Architektura tohoto procesoru asi taková, že má společné jádro (219x Core), které obsahuje 3 výpočetní jednotky (Computational Units), dva generátory adres dat (DAG - Data Address Generator), registr instrukcí a řadič programu (Instruction Register & Program Sequencer), který obsahuje Analog to Digital Converter, Encoder Interface Unit, PWM generator, CAN Module, seriový port, SPI-compatible port, DMA controller, 3 programovatelné časovače (timers) a další. [12] Periferie a řídicí registry jsou v procesoru mapovány do stránek vstupně-výstupního adresového prostoru. Je tedy třeba před modifikací či čtením příslušného registru zajistit přepnutí do příslušné stránky. V prostředí VisualDSP++ se pro přístup k jednotlivým periferiím a řízení procesoru se používají následující funkce:

Nejprve je nutno nastavit příslušnou stránku paměti. To se provádí instrukcí

- `sysreg_write(sysreg_IOPG, //jméno nebo adresa stránky// );`

Pro zápis do systémových registrů se používá:

- `sysreg_write (//jméno nebo adresa registru//, //hodnota, která má být zapsána//)`

Pro čtení systémových registrů se používá:

- `int proměnná= sysreg_read(//jméno nebo adresa registru//);`

Pro zápis do vstupně výstupních registrů se používá:

- `io_space_write (//jméno nebo adresa registru//, //hodnota, která má být zapsána//)`

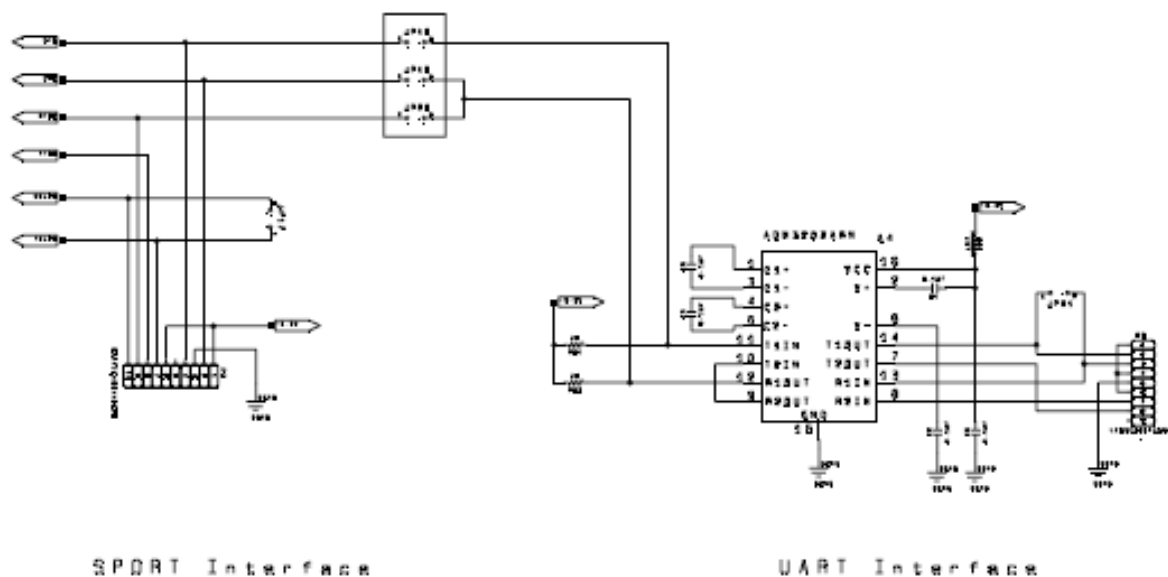
Pro čtení vstupně výstupních registrů se používá:

- `int proměnná= io_space_read(//jméno nebo adresa registru//);`

Nastavení použitých periférií

3.1.2 UART

Pro splnění podmínky komunikace s PC, bylo zvoleno použití sériové linky RS-232. Vývojová deska EZ-KIT Lite však není vybavena hardwarovým obvodem UART, proto bylo nutné vytvořit příslušné emulační funkce pro ovládání. Na desce je přítomen obvod ADM3202ARN pro konverzi úrovní signálů LVTTTL-RS232. Nejprve je potřeba připojit tento obvod pomocí jumperů JP18, JP19 a JP20, jak je znázorněno na obr. č. 1.

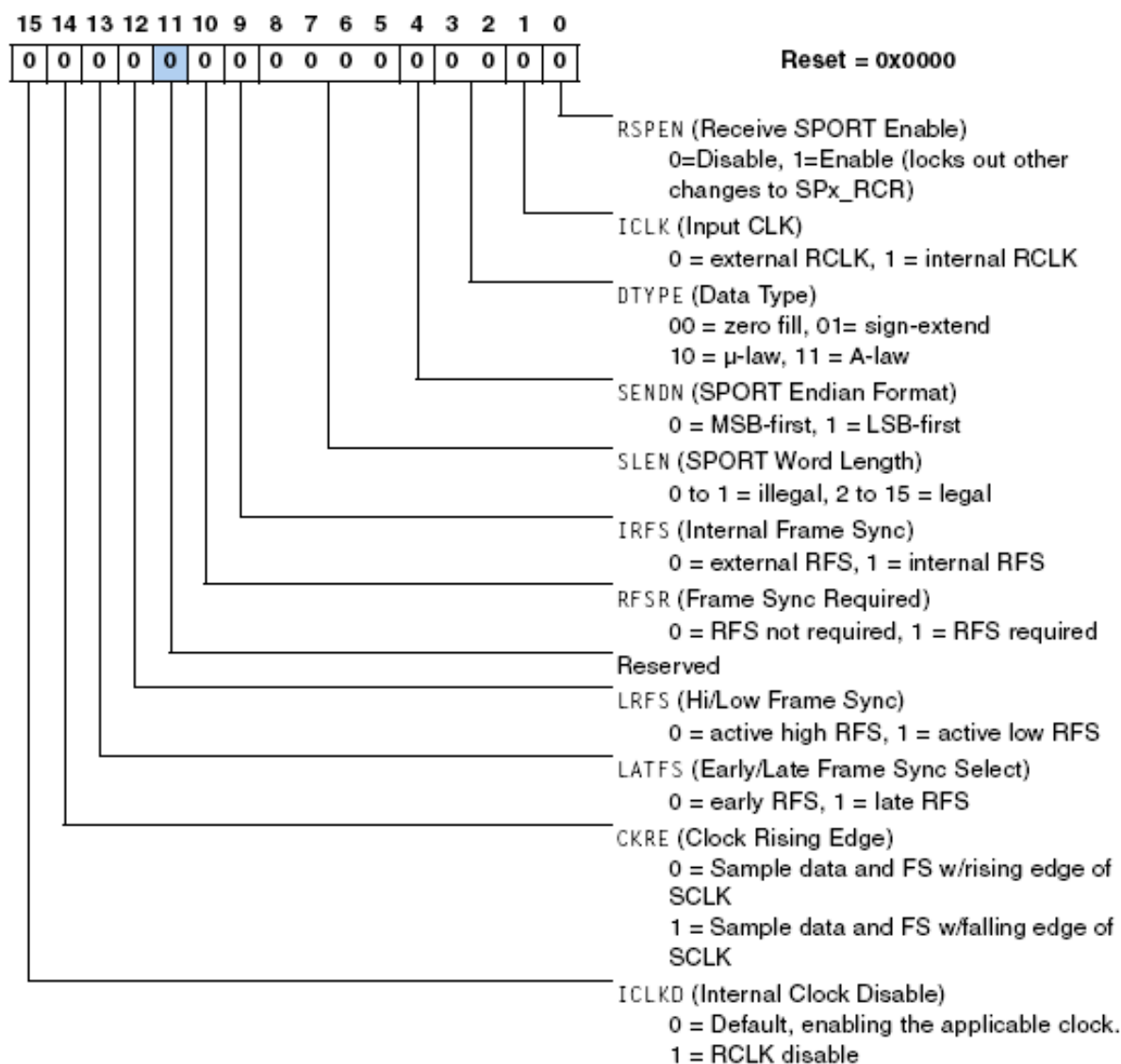


Obr 1. :Zapojení obvodu ADM3202

Dále je nutné nastavit konfigurační registry pro příjem a vysílání. Byla proto vytvořena procedura **SPORT_Conf**, kde se nastavují příslušné konfigurační registry. Pro příjem dat to jsou registry **SP0_RCR**, do kterého se zapisuje hodnota 0x1512, viz obr. č. 2. Dalším je registr **SP0_RSCKDIV**, který se nastaví na 0x8234 podle vztahu:

$$SP_RCLK\ frequency = \frac{HCLK\ frequency}{2 * (SP_RSCKDIV + 1)} \quad (1)$$

kde HCLK (frekvence procesoru) = 80 MHz a RCLK (baudrate pro sériovou linku) = 1200 Hz, což odpovídá přenosové rychlosti sériové linky 1200 b/s.



Obr 2. :Konfigurační registr **SP0_RCR**

U registru *SP0_RCR* se nejdřív musí nastavit všechny vlastnosti a teprve potom zapnou *RSPEN*. Poslední konfigurační registr pro příjem je *SP0_RFSDIV*. Pomocí něj se nastavuje perioda interního frame signálu, ale zde byl použit externí, takže se *SP0_RFSDIV* nemusel nastavovat.

Dále se v této proceduře nastavují konfigurační registry pro vysílání *SP0_TCR*, *SP0_TSCKDIV* a *SP0_TFSDIV*. Registry *SP0_TCR* a *SP0_TSCKDIV* se nastavují obdobně jako pro příjem, blíže popsané jsou na straně 23-24 v [12]. Hodnota pro *SP0_TCR* je

0x13F2 a pro *SP0_TSCDIV* je 0x8234. Odlišně se nastavuje pouze registr *SP0_TFSDIV* pro nastavení periody frame signálu a to na hodnotu 0x000F, jak bude popsáno dále.

Pro čtení dat ze sériové linky byla vytvořena procedura **SPORT_Read**. Ta využívá 16 bitový buffer *SP0_RX*, je typu FIFO, do kterého zle zapsat až dvě slova. Po příjmu slova se vyvolá přerušení. Přijatá data se ukládají do pole, které se pak dále zpracovává. Se čtením dat byly zpočátku problémy. Nedařilo se přijmout slova, mezi nimiž byla prodleva menší než 1 sekunda. Neustálou modifikací zdrojového kódu byl tento problém odstraněn, bohužel se nepodařilo zjistit jeho příčinu.

Pro vysílání dat po sériové lince byla vytvořena procedura **SPORT_Send**. Tato procedura využívá 16 bitový buffer pro vysílání *SP0_TX*. Nejprve je nutné vysílač zapnout vymaskováním posledního bitu (*TSPEN*) na 1 v registru *SP0_TCR*. Zapsáním odesílaného slova do *SP0_TX* se vyvolá přerušení, které obsluhuje procedura **SPORT_Int**. Ani odesílání dat se neobešlo bez problémů. Po mnoha pokusech se jako nejspolehlivější nastavení osvědčilo odesílání dat pomocí 16 bitového slova. Byly napsány příkazy, které odesílané slovo doplní na nejnižším bitu nulou, jako start bit, a zbylé horní bity doplní jedničkami, jako stop bity. Při jiném nastavení nebyl přijímač schopen dekodovat žádné slovo.

Procedura **SPORT_Int** se vyvolá při obslužení přerušení vzniklého při vysílání slova z *SP0_TX*. Její funkce je, že vypne vysílání nastavením bitu *TSPEN* na 0 a zavolá proceduru **SPORT_Send** pro posílání dalšího slova, dokud není odeslán celý blok.

Pro ovládání D/A převodníku byla převzata procedura **DAout**, její bližší popis je zde [13]. Pro A/D převodník byla využita funkce **ADC_GET_VAL**.

3.1.3 DDS

Pro generování signálu byla použita metoda podobná přímé číslicové syntéze (DDS). Ta pracuje na principu digitalizované sinusové vlny, jejíž jednotlivé body jsou vytvořené a uložené ve fázovém akumulátoru. Hodnotu fázového kroku $\Delta\varphi$ určuje vztah mezi frekvencí hodinového oscilátoru f_{ref} a výstupní frekvencí f_{out} . N je velikost akumulátoru fáze v bitech.

$$f_{\text{OUT}} = \frac{\Delta\varphi}{2^N} \cdot f_{\text{REF}} \quad [\text{Hz}] \quad (2)$$

Tato metoda umožňuje získat signál s velice přesně definovanou frekvencí. Jako referenční frekvence f_{ref} byla zvolena hodnota 100 kHz. Aby bylo možno dosáhnout co největší výsledné frekvence, je proto vhodné zadávat f_{ref} co největší. Procesor ADSP-21992 pracuje na frekvenci 80 MHz, což omezuje maximální opakovací frekvenci výpočtů DDS. Frekvence 100 kHz je proto zvolena jako optimální. Dovoluje procesoru vykonat 800 instrukcí mezi přerušeními. To je dostatečné množství k vykonání potřebných výpočtů bez nutnosti vytvoření speciálně optimalizovaného kódu. Samozřejmě optimalizace a přepis do ASM kódu by dovolila použití výrazně vyšší opakovací frekvence. Použití plného rozlišení fázového akumulátoru není příliš vhodné, protože by vyžadovalo uchovávat velmi mnoho hodnot. Protože se bude pracovat s 12 bitovým D/A převodníkem, byla jako dostačující velikost fázového akumulátoru zvolena hodnota 11 bitů. Aby byla dodržena přesnost frekvence, používá se pro výpočet 28 bitový index. Z něj se využívá jako ukazatel do akumulátoru fáze horních 11 bitů. Příklad nastavení a výpočtu pro požadovanou frekvenci 1 Hz. Po dosazení do vzorce [x] vyjde pro $f_{\text{out}} = 1$ Hz hodnota fázového kroku $\Delta\varphi=2684$. Tato hodnota se vynásobí požadovanou frekvencí, přičte se k předcházející hodnotě a posune se o 17 bitů směrem k dolním, méně významným bitům. Tímto se dostává velice jemná volba frekvence s rozlišením 0,00037 Hz. Zároveň lze dosáhnout výstupní frekvence až 2 kHz. Ovšem pak už je výstup z D/A převodníku příliš diskretizovaný a musel by se použít velmi kvalitní dolnoproustní filtr pro získání použitelného signálu. Primárně je však očekávána pracovní frekvence 50 Hz.

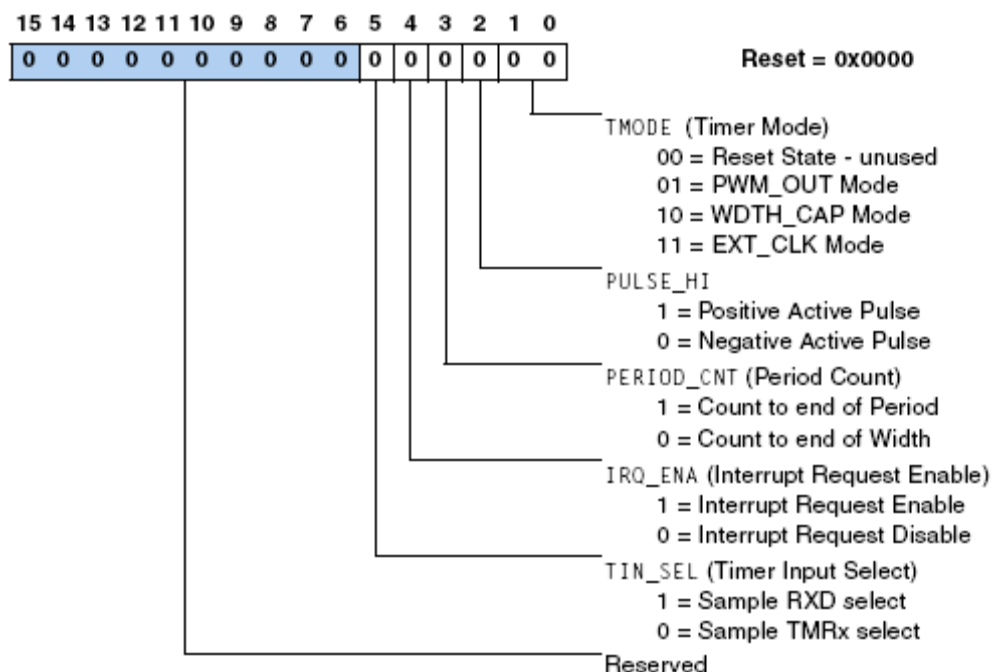
Číselné hodnoty amplitudy se do akumulátoru fáze vypočítávají v proceduře **VaweGen**. Nejdříve se načtou data obsahující údaje o velikosti a fázovém posunutí jednotlivých harmonických, které byly přijaty po sériové lince. Dále se načte údaj o velikosti frekvence. Z těchto hodnot se vypočítají jednotlivé velikosti amplitudy. Ty se následně zapíší do pole, které představuje akumulátor fáze. Následuje část algoritmu, která vypočítává velikosti amplitudy a zapisuje ji do pole:

```
for (bit=0; bit<bitmax; bit++) {
    for(harm=0; harm<22; harm++){

x+=(ampl[harm]*(sin(((360/bitmax)*bit*(pi/180)*harm)+(ampl[harm+11]*(pi/180)))))*opkoef;
        }
        x+=2048;
        pole[bit]=x;
        x=0; }
```

kde *bitmax* je velikost akumulátoru fáze, *ampl[]* je velikost amplitudy, *harm* je číslo harmonické, *opkoef* je opravný koeficient pro dopočítání amplitudy do zadané velikosti a *pole[]* je akumulátor fáze.

Samotný signál se vytváří procedurou **Timer0_ISR**. Tato procedura se obsluhuje po vyvolání přerušení, které způsobil časovač. Nastavení časovače je v proceduře **Set_Timer** . Jak již bylo popsáno, perioda časovače se nastavuje na 100 kHz. Nejprve je třeba nastavit konfigurační registr Timeru0 **T_CFGR0**. Do něj je zapsaná hodnota 0x001D.



Obr 3. :Konfigurační registr T_CFGRx

Vlastní perioda se nastavuje pomocí registrů Timer0 Period Registr a Timer0 Width Registr. Jde o dva 32 bitové registry, rozdělené na horních a dolních 16 bitů. Jak již bylo zmíněno, pracují periferie s frekvencí 80 MHz. Počet cyklů pro frekvenci 100 kHz se vypočítá jako:

$$\frac{80MHz}{100kHz} = 800 \text{ cyklů.} \quad (3)$$

Protože je tedy potřeba čítat 800 cyklů, byla hodnota perioda nastavena a do registru T_PRDL0 zapsána hodnota 800. Dalším registrem je Timer0 Width Registr, T_WLR0 , kterým se nastavuje šířka pulsu pro PWM. Sem byla zapsána hodnota 400, což odpovídá polovině periody. Jak je patrné, nastaveno je pouze nižších 16 bitů v obou registrech. Časovač se zapne zapsáním hodnoty 0x0100 do registru T_GSR0 (8 bit se nastaví na 1).

Nastavení obsluhy přerušení je prováděno v proceduře **setup_interrupts**. Toto nastavení je poněkud méně přehledné. V procesoru ADSP 21992 je 32 zdrojů přerušení z periférií a každému jsou přiděleny 4 bity. Tento procesor obsahuje 8 šestnáctibitových Interrupt Priority registrů, kde každý obsahuje 4 čtyřbitové kódy pro nastavení priority.

Priorit je tedy celkem 16. Z toho je 12 nižších úrovní nastavitelných uživatelsky. Do registru *IPR0* se zapisuje hodnota 0xBB21, což znamená, že se přerušení od *SPORT0_RX* přiděluje uživatelsky hodnota 5, resp. přerušení od *SPORT0_TX* se přiděluje uživatelsky hodnota 6. Při vyvolání přerušení se pak obsluhují příslušné procedury. Nakonec se musejí přerušení povolit a to se provádí zapsáním hodnoty 0x2000 do registru *sysreg_IMASK*.

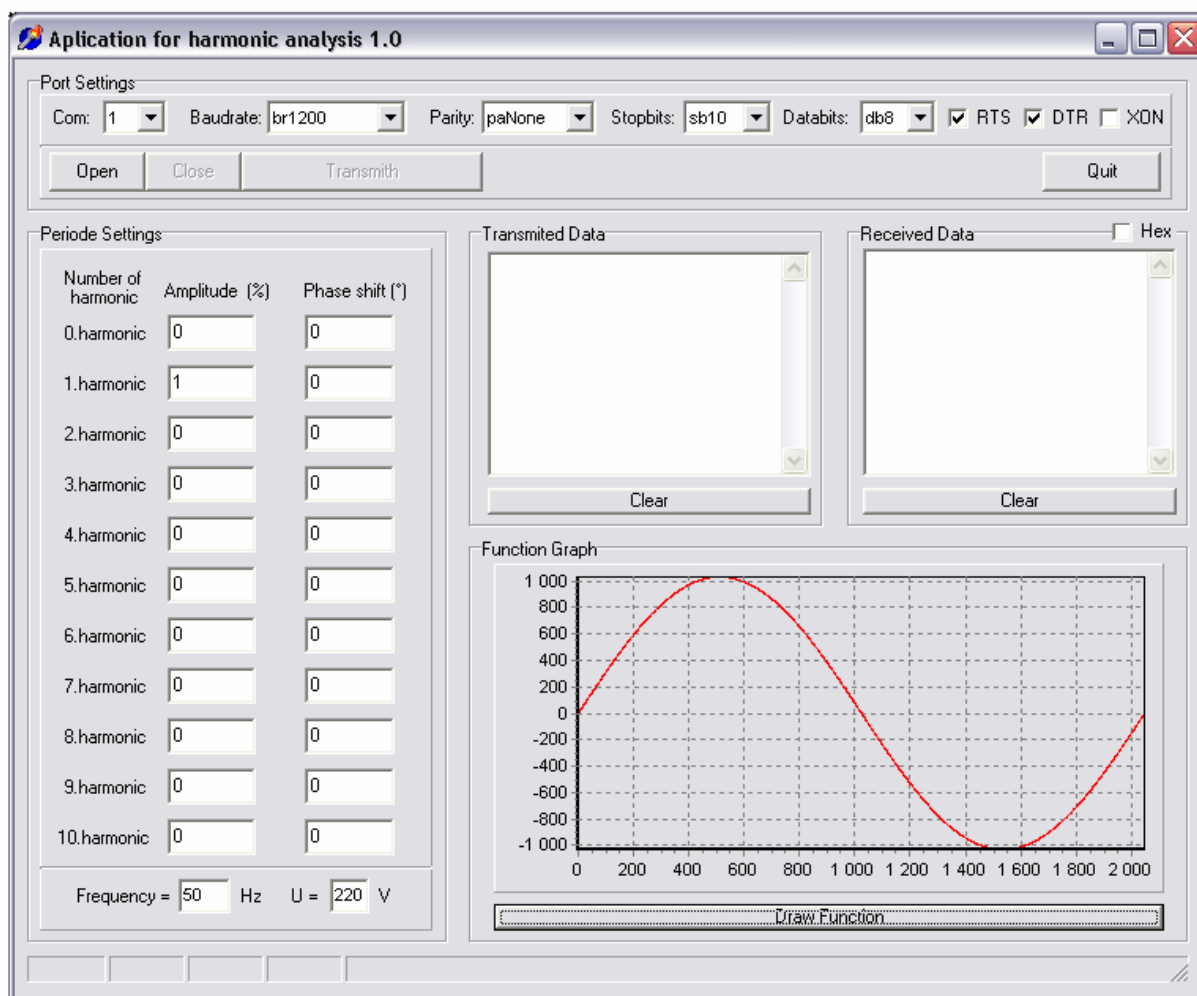
Celý program funguje asi následovně: nejprve se procedurou **Set_Timer** inicializuje nastavení časovače. Jako další se inicializují A/D a D/A převodníky, příjem a vysílání dat. Procedurou **FillData** se naplní nulami pole s přijatými daty a vypočítá se průběh. Poté se čeká na příchozí data z PC. Ta jsou zapsána do pole, z kterého jsou pak použita pro výpočet průběhu signálu. Jakmile je výpočet hotov, začíná DDS generátor pomocí časovače generovat signál na první kanál D/A převodníku. Na druhém kanálu je signál opačné fáze pro druhý zesilovač. Po uplynutí 10 s se začínají zapisovat data, odečtená z A/D převodníku. Odečítá se každá druhá hodnota a celkem jich je načteno 1024. Při frekvenci 50 Hz to odpovídá jedné periodě. Po skončení odečítání z A/D převodníku se začnou naměřená data odesílat po sériové lince do PC. Protože je A/D převodník 16 bitový, jsou jednotlivá čísla rozdělena na horních a dolních 8 bitů. Nejdřív je posláno horních, potom dolních 8 bitů a na konec každého čísla je poslán středník, aby se dali čísla od sebe odlišit. Po skončení vysílání se čeká na další příchozí data. Bylo by vhodné dopracovat adaptivní či uživatelskou volbu vzorkovací frekvence. Ovšem celkový rozsah prací mi to neumožnil, proto doufám, že moji následovníci dopracují program pro DSP k dokonalosti.

3.2 Aplikace pro PC

Pro komunikaci s PC po sériové lince je nutné k tomu vytvořit příslušnou aplikaci. Jako programovací jazyk byl zvolen *Borland Delphi 5*, kvůli svému příjemnému vývojovému prostředí a jeho částečné znalosti. Pro komunikaci přes RS-232 byl z internetu [14] stažen freewarový balíček Varian Async32. Z něj byla využívána hlavně komponenta VaComm.

Na hlavním formuláři je umístěno 5 *GroupBoxů*. Na prvním s označením *Port Settings* se nachází ovládání komunikace po sériové lince. Je zde 5 *ComboBoxů*, pomocí

nichž lze nastavit číslo požadovaného portu, přenosovou rychlost, paritu, počet stopbitů a počet databitů. Následují 3 *CheckBoxy*, pomocí nichž lze nastavit Request To Send nebo Data Terminal Ready a pomocí XON nastavit softwarový handshaking. V této aplikaci se ovšem nevyužívají, stačí 3-vodičová komunikace. Dále jsou zde umístěna 4 tlačítka. Tlačítko *Open* otevírá port a zároveň se otevře pomocí *SaveDialogu* soubor, do kterého chceme ukládat přijatá data. Tlačítkem *Close* se zavírá jak port, tak i soubor.



Obr 4. :Okno aplikace

Tlačítko *Transmit* načte všechny údaje o harmonických z *Editů*, které se nacházejí na *GroupBoxu* jménem *Periode Settings*. Tyto hodnoty se nejprve přepočtou tak, aby jejich výsledný součet byl 200. To je z důvodu, že největší odeslané číslo má hodnotu 255, tak aby se tato hodnota nepřekročila. Z takto přepočtených čísel se vypočítá efektivní a

špičková hodnota zvoleného průběhu. Dále se načte hodnota výstupního napětí a vypočítá se opravný koeficient. Úvaha je taková, že aby mělo výstupní napětí efektivní hodnotu 220 V, musí se napětí na D/A převodníku u ADSP-21992 pohybovat na hodnotě 726 bitů. Opravný koeficient se tedy vypočítá:

$$op.koef = \frac{\frac{poč.bitů}{skutecná\ ef.h} \cdot zadaná\ ef.h}{vypočtená\ ef.h} \quad (4)$$

Poté se vypočítá nová efektivní a špičková hodnota. Při překročení rozsahu D/A převodníku se zobrazí upozornění na vzniklou situaci a musí proběhnout nové zadání hodnot, jinak se data neodešlou. Při správném zadání se zapne timer a začne data odesílat. Timer zde byl umístěn z důvodu problémové komunikace s ADSP-21992. Pro odesílání jednotlivých slov se používá funkce *VaComm1.WriteChar*. Při odesílání čísla obsahující údaj o frekvenci je toto číslo rozděleno na dvě, na horních a dolních 8 bitů, aby šly odesílat i frekvence větší než 200 Hz. Posledním tlačítkem umístěným na *Port Settings* je tlačítko *Quit*, které celou aplikaci vypne.

Další *GroupBox* slouží pro optickou kontrolu zadaných dat a jmenuje se *Function Graph*. Je zde využita komponenta *Chart*, která při stisku tlačítka *DrawFunction* vykresluje zadaný průběh. Využívá stejných algoritmů výpočtu jako předchozí *Transit*.

Jako poslední jsou zde umístěny *GroupBoxy* s názvy *Transmitted Data* a *Received Data*. *Transmitted Data* pouze zobrazuje odeslaná data do *Memo* boxu. Do *Received Data* se už zobrazují číselné hodnoty ve voltech. Využívá se zde funkce *VaComm1.ReadChar*. Ta je naprogramovaná tak, aby z přijatých dvou 8 bitových slov vytvořila 16 bitové a to přepočítala na volty. Výsledek se pak zapíše do *Memo* i do souboru a odentruje se. Takto se dá ukládat přímo do souboru s příponou *.csv.

4 Výkonový stupeň

V elektrotechnických zařízeních se používá velké množství různých zesilovačů elektrických signálů. Používají se pro zvětšení výkonu užitečného signálu při zachování jeho původního časového průběhu. Zesilovač lze považovat za aktivní nelineární dvojbran, tvořený zesilovacím prvkem, pomocnými obvody pro stabilizaci polohy pracovního bodu a zátěží na výstupních svorkách.

Dle různých kritérií můžeme zesilovače dělit podle:

- velikosti vstupního signálu
 - *předzesilovače* – pro malé signály, velké napěťové zesílení
 - *koncové zesilovače* – velký výkon, velká účinnost
- kmitočtu zesil. signálu
 - *nízkofrekvenční* – do 50 kHz
 - *středofrekvenční* – do 400 až 500 MHz
 - *vysokofrekvenční* – od 500 až 1000 MHz
 - *mikrovlnné* – vyšší než 1 GHz
- šířky přenášeného pásma
 - *úzkopásmové*
 - *širokopásmové*
- druhu vazby mezi stupni
 - *přímovězané* – kmitočtové pásmo není zdola omezeno
 - *s transformátorovou vazbou* – vazebním prvkem je trafo
 - *s vazbou RC* – vazbu tvoří RC článek
- způsobu činnosti
 - *jednočinné* - v každém stupni pracuje jeden zesilovací prvek
 - *dvojčinné* – dva prvky zapojené tak, aby se výkony sčítaly
- použití
 - *zesilovače proudu*
 - *zesilovače napětí*
 - *zesilovače výkonu*

- základního zapojení zesilovacího stupně -zesilovače se společným emitorem

-zesilovače se společným kolektorem

-zesilovače se společnou bází

- počtu stupňů

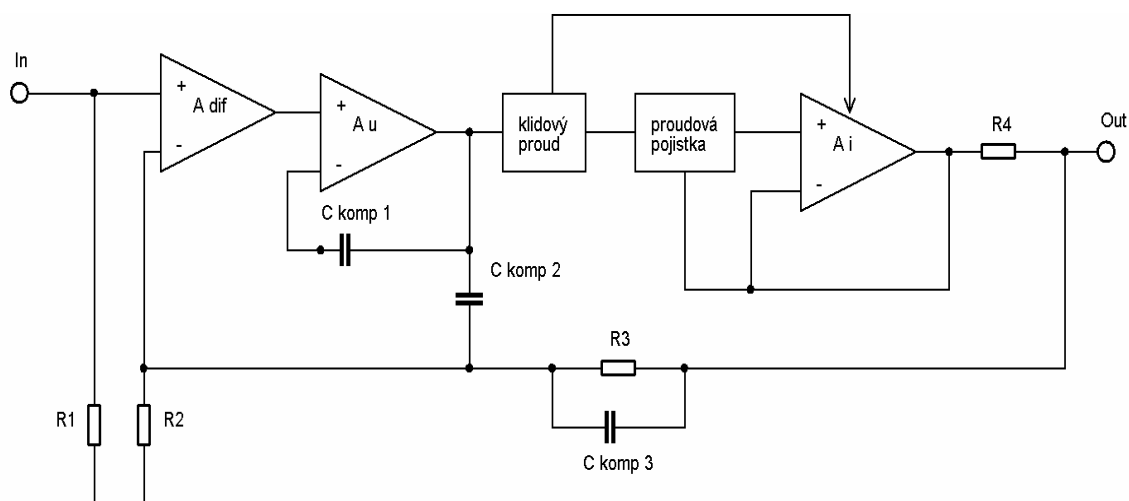
- jednostupňové

-několikastupňové

4.1 Teorie výkonového zesilovače

4.1.1 Obvodová řešení

Nízkofrekvenční koncový zesilovač má za úkol zesílit požadovaný signál s patřičným výkonem při přijatelně nízkém zkreslení. Výkonový zesilovač má zpravidla blokové schéma, které vidíme na obr. č.5.



Obr 5. :Blokové schéma výkonového zesilovače

Prvním stupněm je vstupní zesilovač, řešený zpravidla jako diferenciální, jež mimo jiné i odděluje koncový zesilovač od zdroje signálu. Druhým stupněm je napěťový zesilovač, který má za úkol zesílit napětí. Musí vybudit následující proudový zesilovač tak, aby tento stupeň byl schopen do připojené zátěže odevzdat požadovaný výkon. Dalším je

pak obvod pro nastavení a stabilizaci klidového proudu koncového stupně. Následuje pojistka pro omezení maximálního výstupního proudu a konečně vlastní zesilovač proudu. Celý zesilovač je pak svázaný napěťovou nebo proudovou zpětnou vazbou.

Hlavní požadavky na vstupní zesilovač výkonového stupně jsou zhruba následující:

- dobrá linearita a potlačení soufázové složky
- vysoká rychlost
- teplotní stabilita

Z běžných zapojení těmto požadavkům nejlépe vyhoví diferenciální zesilovač osazený bipolárními křemíkovými tranzistory s velkým zesilovacím činitelem, o něco méně vhodné jsou tranzistory řízené polem.[15] Linearita diferenciálního zesilovače osazeného moderními křemíkovými tranzistory zpravidla vyhovuje. Pro dobrou rychlost tohoto stupně volíme vhodný pracovní bod nebo spíše větší pracovní proud (řádově jednotky miliampér). Zvětšuje se tím i šum, ale to při dané citlivosti výkonového zesilovače příliš nevadí. Jako vstupní zesilovač je možné použít i dobrý monolitický operační zesilovač, s vlastním zkreslením v řádu jednotek tisícín procenta a menším.

Úkolem napěťového zesilovače je zesílení napětí ze vstupního zesilovače na úroveň potřebnou k plnému otevření výkonových tranzistorů. Musí být navržen tak, aby měl dobrou linearitu, vysokou rychlost přeběhu a malou výstupní impedanci. Spolu se vstupním zesilovačem musí mít tento stupeň vysoký zisk naprázdno, případně i velkou šířku přenášeného pásma. Podmínku vysokého zisku naprázdno lze snadno splnit na nízkých kmitočtech. Se zvyšováním frekvence signálu ovšem přicházejí problémy. Zatěžovací impedance následujícího stupně nemá pouze reálnou složku, ale také velkou složku kapacitní (kapacita přechodů B-E případně hradla unipolárních tranzistorů, kapacita plošných spojů). Současně se začínou uplatňovat i zpětnovazební (Millerovy) kapacity samotného napěťového zesilovače. Výsledkem je postupný pokles zisku směrem k vyšším kmitočtům, rezerva smyčky záporné zpětné vazby se začne zmenšovat, což způsobí nárůst zkreslení.

Úkolem výstupního obvodu je výkonové zesílení napětí dodávaného napěťovým stupněm. Nároky na tuto část zesilovače jsou značné. Výkonové součástky musí pracovat

s velkými proudy i napětími, navíc ve velkém rozsahu teplot. Důležitá je znalost vlastností součástek, používaných na tomto místě.

Mnoho moderních výkonových zesilovačů používá tzv. celosymetrické zapojení. Toto řešení má jednu velkou výhodu a tou je, že vstupní napěťové stupně pracují s tranzistory komplementárními a jsou proto z hlediska stejnosměrného napětí zapojeny sice v sérii, ale z hlediska střídavého signálu pracují paralelně, protože pracují ve třídě A. Použijeme-li proto na patřičných zrcadlových místech součástky se stejnými parametry, bude tímto způsobem velmi dobře potlačeno vzniklé zkreslení, neboť to se sečtením signálu obou větví vyruší.

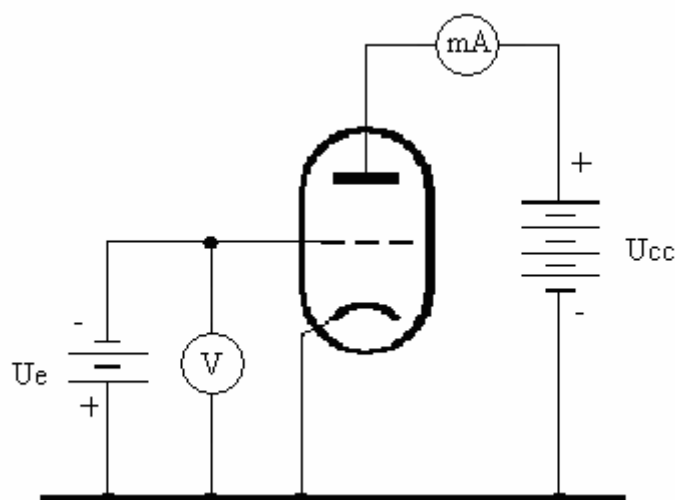
Důležitým parametrem zesilovače je i jeho chování v *limitaci*. Zesilovač je sestaven z několika funkčních celků, které mají různý mezní kmitočet. Vstupní a napěťové stupně jsou osazeny tranzistory s mezním kmitočtem o jeden až dva řády vyšším než mají tranzistory výkonové. Při limitaci ve vnitřní struktuře zesilovače začne zpravidla nejprve limitovat výkonový stupeň. Protože tím okamžitě ztratí schopnost řízení, zesilovač se začne chovat tak, jako by byla rozpojena zpětná vazba. Zesílení se prudce zvětší, do limitace se dostane i napěťový stupeň, jehož bázevý přechod je nyní buzen předchozím stupněm do hluboké saturace, do saturace se proto dostane i výkonový stupeň. V okamžiku, kdy se změní polarita vstupního signálu, jsou bázevé přechody všech stupňů přesyceny nosiči nábojů, jejichž rekombinace je ale různě dlouhá, z limitace se nevracejí ve stejný okamžik a nejdelší dobu to trvá právě výkonovému tranzistoru. Tento jev lze částečně potlačit vnitřní kmitočtovou kompenzací napěťového stupně a to buď přímo v něm, nebo zavedením zpětné vazby přímo do vstupního zesilovače. Toto zkreslení nemá harmonický charakter, perioda zákmitu je dána dobou rekombinace nosičů nábojů a různou velikostí vnitřních kapacit. Polem řízené prvky nemají saturaci, proto mají velmi krátké rozpínací časy. U elektronek je převodní charakteristika v kraji velmi zakřivená, limitace není proto ostrá, ale zakulacená. Výstupní signál při práci v limitaci pak v důsledku oblých charakteristik neobsahuje tak vysoké procento vysokofrekvenčních složek. Střídavě vázané elektronkové zesilovače často využívají výstupního transformátoru pro snížení výstupní impedance, který dále může omezit vysokofrekvenční produkty vzniklé limitací. Výsledkem je nižší pravděpodobnost poškození připojeného zařízení než u tranzistorových koncových stupňů. Tato problematika se dá řešit několika způsoby. Je totiž nutné zabránit saturaci výstupních tranzistorů, případně potlačit hlubokou saturaci napěťového stupně.

Saturaci koncového stupně můžeme zabránit dvěma způsoby, a to napájet je vyšším napětím než stupně předchozí, nebo zkonstruovat zesilovač tak, aby limitoval dříve stupeň napěťový.

Součástky používané v koncových stupních výkonových zesilovačů

4.1.2 Elektronky

Elektronka je elektronický aktivní prvek, pracující na principu řízení toku elektronů, vytvořeného tepelnou emisí ve vakuu. Podle druhu a funkce má elektronka dvě a více elektrod, když nepočítáme žhavicí přívody, umístěných ve vzduchoprázdné skleněné či kovové baňce. U přímožhavené elektronky s dvěma elektrodami je vlákno katody uloženo ve válcové anodě. Elektronky mohou z rozžhaveného vlákna dolétnout až k anodě, má-li kladné napětí. Vzniká takzvaný anodový proud. Anodový proud bude odpovídat emisní schopnosti katody. Jeho velikost lze měnit například žhavením. Čím bude katoda teplejší, tím bude protékat vyšší anodový proud, protože bude emitovat větší množství elektronů. Má-li anoda vůči vláknu záporný potenciál, je anodový proud téměř nulový. Elektronky se tedy mohou pohybovat pouze jedním směrem. Elektronka, tedy v tomto případě dioda, funguje jako usměrňovač. Když se umístí mezi anodu a katodu třetí elektroda, mřížka, dá se pohyb elektronů velmi dokonale řídit.



Obr 6. :Principiální zapojení elektronky

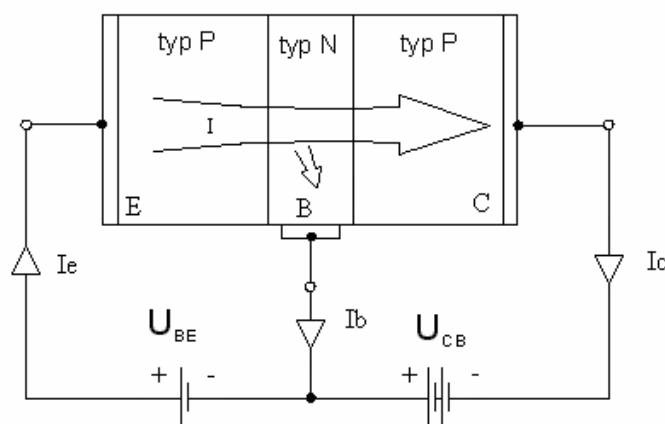
Výhodou elektronek je schopnost regulovat poměrně vysoká napětí i při vysokých frekvencích. Ovšem velkou nevýhodou elektronek je však jejich malý anodový proud, jenž jsou schopny regulovat, relativně krátká životnost, malý výkon a celkem vysoká cena. V poslední době od realizací s použitím elektronek ustupuje.

4.1.3 Tranzistory

Tranzistor je polovodičová zesilovací součástka, která je většinou zhotovena z germania nebo křemíku. Můžeme jej řídit nízkým signálovým výkonem a na výstupu dostaneme větší signálový výkon, řízený vstupním signálem. Tranzistor se od elektronky liší tím, že nemá žhavení, vyznačuje se velkou strmostí charakteristik při malých zbytkových napětích, předností je i malý, kompaktní tvar a odolnost proti mechanickým otřesům. V zásadě lze tranzistory dělit na unipolární a bipolární. U unipolárních tranzistorů existuje pouze jeden druh proudu – buď elektronový, nebo děrový, zatímco u bipolárních tranzistorů existují současně oba druhy proudu.

Bipolární tranzistory

Rozlišujeme tranzistory PNP a NPN. Bipolární tranzistor má tři elektrody, které jsou označovány jako emitor E, báze B a kolektor C. Podle toho, která z elektrod bude společně použita pro vstup a výstup, mluvíme o zapojení se společným emitorem, kolektorem nebo bází.



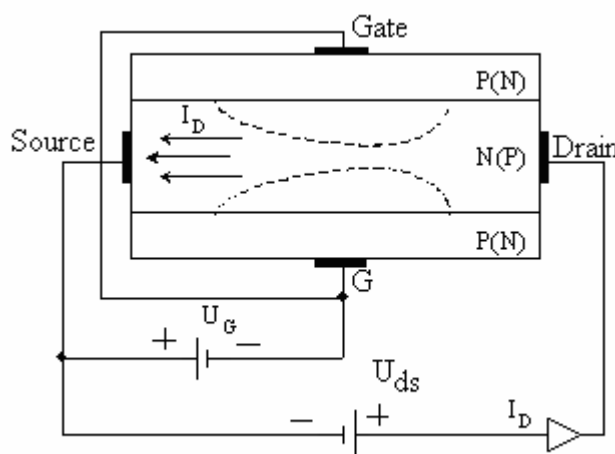
Obr 7. :Činnost tranzistoru PNP

U tranzistoru PNP platí, že přechod CB tvoří diodu polarizovanou napětím U_{CB} ve zpětném směru. Proto obvodem prochází jen velmi malý proud minoritních nosičů. Když napětím několik desetin voltu otevřeme přechod EB, díry začnou procházet ve velkém množství do oblasti báze a vytvářejí proud I_E . Báze má malou tloušťku a proto téměř celý proud I_E prochází až do kolektoru. U tranzistoru se udávají mezní parametry, aby nedošlo k přetížení, a tím ke zkrácení životnosti tranzistoru. Asi nejčastější je zapojení se společným emitorem. Má velké jak proudové, tak i napěťové zesílení, z toho vyplývá, že výkonové zesílení bude také velmi velké. Toto zapojení tranzistoru otáčí fázi o 180° . Zapojení se společným kolektorem má velký vstupní odpor, velké proudové a malé napěťové zesílení a fázi zachovává. Zapojení se společnou bází má malý vstupní a velký výstupní odpor, malé proudové, velké napěťové zesílení a fázi zachovává.

Unipolární tranzistory

Unipolární tranzistor je známější pod názvem tranzistor řízený polem (field effect transistor), krátce označený FET. Tento typ tranzistoru nemá dva polovodičové přechody a při řízení činnosti využívá pouze nosiče náboje jednoho druhu (díry nebo elektrony). Proud nosičů náboje se neovládá proudem ale elektrickým polem – napětím. Mohou být s vodivým kanálem typu P nebo N.

JUG-FET : V katalogích se značí J-FET. V prostoru hranolku se vytváří vodivý kanál kladných nebo záporných nosičů náboje. Proud postupuje od elektrody D (Drain – kolektor) k elektrodě S (Source – emitor). Do kanálu zasahuje elektrické pole vstupní elektrody G (Gate – báze), a to z obou stran. Tím se zvětšuje nebo zmenšuje šířka kanálu a zvětšuje nebo zmenšuje velikost procházejícího proudu. Proud procházející kolektorem D se zmenšuje s rostoucím napětím na bázi G. Polovodičový přechod je vždy polarizován v závěrném směru a proto má tranzistor velký vstupní odpor.



Obr 8. :Činnost unipolárního tranzistoru PNP

MES-FET : Tento tranzistor pracuje na principu přechodu kov-polovodič. Vodivý kanál je poloviční tloušťky než u J-Fetu. Potenciálová bariéra se vytváří jen na jedné straně, jinak princip je stejný jako u J-Fetu. Hradlo vyrobené napařením vrstvičky hliníku tvoří Schottkyho kontakt, který se polarizuje napětím ve zpětném směru. Díky jeho Schottkyho kontaktu dokáže zpracovávat frekvence až desítky GHz.

MOS-FET s vodivým kanálem: Řídící elektroda je odizolována tenkou vrstvou oxidu křemičitého (SiO_2). Ten zlepšuje vlastnosti tranzistoru tím, že zmenšuje parazitní kapacitu. Přivedeme-li na kolektor S napětí, protéká kanálem určitý zbytkový proud, i když není na bázi G přivedeno žádné napětí. Tento tranzistor pracuje v obohacovacím a ochuzovacím režimu.

MOS-FET s indukovaným kanálem: Místo kanálu s vodivostí N je použit čistý polovodič. Pokud přivedeme na kolektor S a emitor D napětí (napětí na $U_G = 0$) nebude kanálem protékat proud (což je změna oproti MOS-FET s vodivým kanálem). Jinak zapojení a ostatní princip je stejný – při zvyšování napětí U_G budou opět elektrony z P přitahovány do kanálu a proud I_C bude stoupat.

IGBT : Tranzistor IGBT je možné uvažovat jako bipolární tranzistor PNP řízený do báze tranzistorem MOS. Po sepnutí tranzistoru MOS jsou nosiče injektovány do vrstvy N z vrstvy P^+ , která je emitorem tranzistoru PNP. V sepnutém stavu lze aproximovat voltampérovou charakteristiku diodou IGBT v sérii s tranzistorem MOS. Pro kladný tepelný součinitel odporu kanálu dílčí struktury MOS je možné realizovat (podobně jako

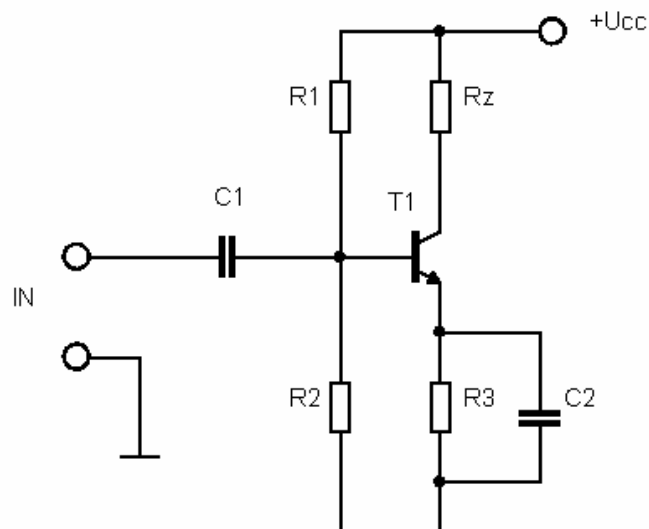
výkonový MOS) výkonové IGBT jako integrovanou strukturu velkého počtu buněk paralelně spojených v jednom čipu.

Stejně jako bipolární tranzistory, i unipolární tranzistory pracují ve třech režimech zapojení. Když jednu ze svorek z hlediska střídavého signálu připojíme na společný vodič, dostaneme zapojení se společným sourcem SS, drainem SD, nebo hradlem SG. Rozdíly mezi bipolárním a unipolárním tranzistorem: běžnější jsou tranzistory bipolární, které mají dva polovodičové přechody a tři elektrody. Při činnosti se pohybují proti sobě nositelé záporného náboje (elektrony) a nositelé kladného náboje (díry). Na vstupní elektrodu (bázi) musíme přivést napětí a vyvolat vstupní proud. Nevýhodou je právě potřeba poměrně značného vstupního proudu. Unipolární tranzistory pracují s nosiči pouze jednoho druhu, buď se zápornými, nebo kladnými. Vstupní proud se ovládá pouhým napětím na vstupní elektrodě. Proud jím prochází vždy, i když na vstupní elektrodě není žádné napětí (kromě MOS-FET s indukovaným kanálem). Proti bipolárním tranzistorům mají tyto tranzistory nesrovnatelně větší vstupní odpor (řádově o $10^6\Omega$), dostatečný pracovní proud (při paralelním zapojení více prvků), minimální řídicí proud. Další možností je použití tranzistorů IGBT. Tyto tranzistory jsou většinou určeny pro spínací aplikace. Nevýhodou ovšem je, že vysokonapěťové tranzistory IGBT jsou vyráběny pouze s kanálem typu N.

4.1.4 Druhy provozu (třídy) zesilovačů

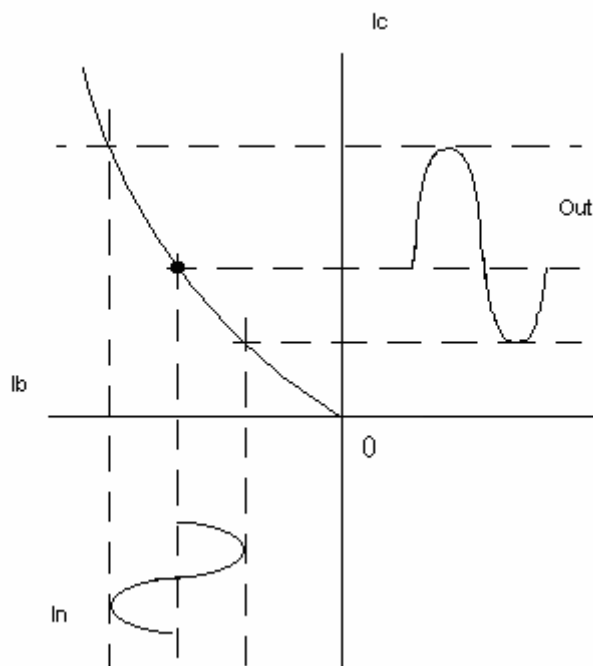
4.1.5 Třída A

Základním druhem provozu zesilovače je *třída A*, kdy je pracovní bod výkonových tranzistorů zvolen tak, aby klidový proud koncového stupně byl roven polovině maximálního výstupního proudu.



Obr 9. :Principiální schéma zesilovače ve třídě A

Výstupní součástky proto pracují s velkou trvalou ztrátou. Účinnost zesilovače je malá, pohybuje se kolem 25%. V tomto pracovním režimu zcela odpadá problém s přechodovým zkreslením, výkonové součástky pracují v oblasti velkých proudů, mají proto dobrou linearitu a jejich vlastní zkreslení je proto malé. Napájecí napětí v závislosti na vybuzení nekolísá, budící stupeň může mít stabilizované napájení, což je výhodné z hlediska odstupů rušivých napětí a zkreslení. Zesilovače takto řešené jsou ovšem velmi nákladné, neboť musí mít podstatně více dimenzované napájecí zdroje a mnohem větší filtrační kapacity ve zdroji. Mnohem rozměrnější musí být i použité chladiče.

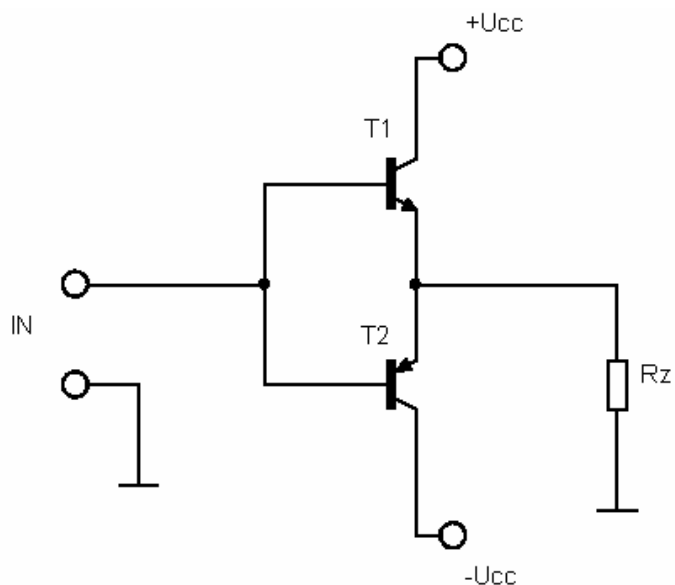


Obr 10. :Pracovní bod třídy A

Pracovní bod je umístěný uprostřed převodní charakteristiky. Signálem I_n měníme velikost anodového proudu, který stále protéká, a na pracovním anodovém odporu vzniká signál I_{out} . Oproti vstupnímu signálu je výstupní signál zkreslený. Zkreslení bude tím menší, čím bude mít vstupní signál menší rozkmit. Proto třída A pracuje se zanedbatelným zkreslením pouze při malých rozkmitcích. Pro velké signály bude již zkreslení značné. Možnost jak zkreslení snížit, je zavedení silné záporné zpětné vazby.

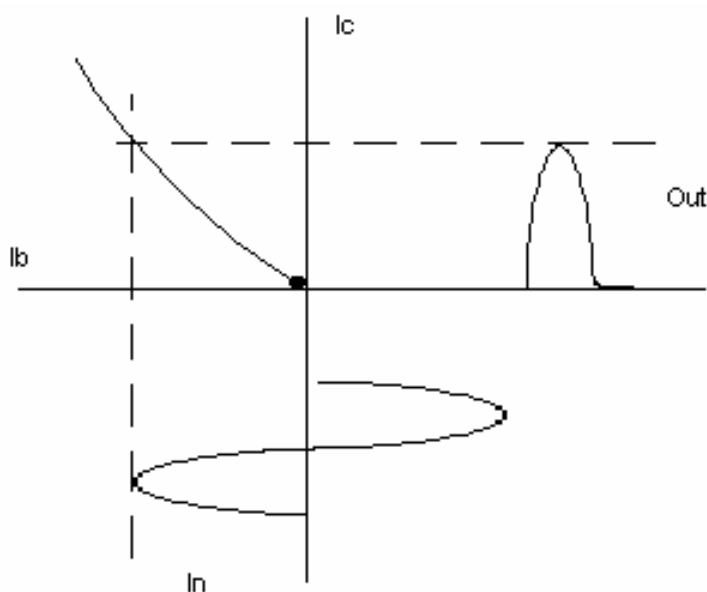
4.1.6 Třída B

Mnohem lepší účinnost mají zesilovače pracující ve *třídě B*. Nevýhodou je ovšem vznik přechodového zkreslení. Koncový zesilovač zde tvoří komplementární dvojice tranzistorů ve dvojčinném zapojení emitorových sledovačů. Napájení je zde symetrické a zátěž je připojena přes spojené emitory obou tranzistorů na zem. Oba koncové tranzistory zde pracují bez předpětí. Přivedeme-li na vstup střídavý signál, budou se oba tranzistory otvírat po dobu jedné půlperiody.



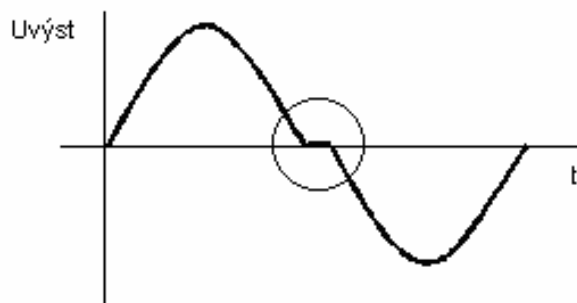
Obr 11. :Principielní schéma zesilovače ve třídě B

Protože tranzistory pracují bez předpětí, leží pracovní bod třídy B až na kraji zatěžovací přímky. Každý z tranzistorů zesiluje jen jednu půlvlnu. Vinou chybějícího předpětí se však tranzistory začnou otevírat až od asi 0,6 V mezi bází a emitorem. To způsobuje, že zesilovač, pracující ve třídě B má při malých signálech velké nelineární zkreslení. Tento jev je patrnější spíše u tranzistorových zesilovačů osazených bipolárními tranzistory.



Obr 12. :Pracovní bod třídy B

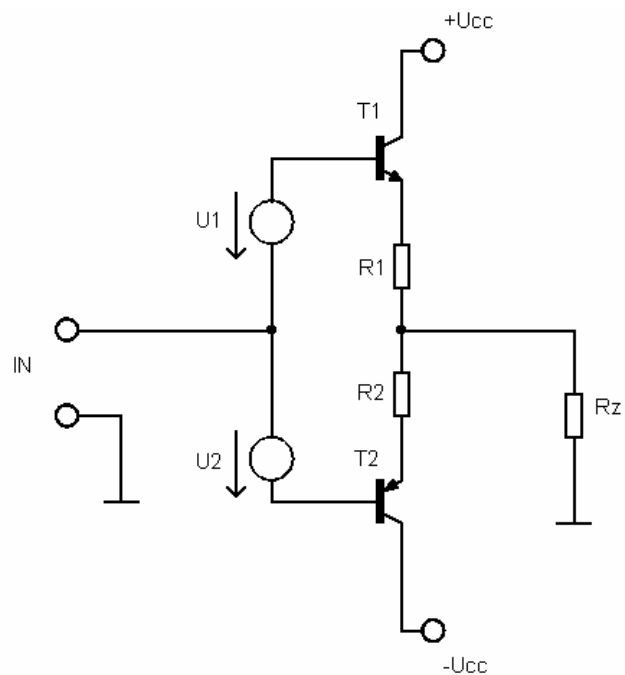
Na obrázku č. 13 vidíme, jak je zesílena kladná půlvlna. Výhodou tohoto zapojení je mnohem vyšší účinnost, a to až 65% oproti třídě A. Ve třídě B bez buzení žádný proud neprotéká. Pro malé signály se zde tedy uplatňuje přechodové zkreslení a pro velké signály zůstává zkreslení stejné jako u třídy A.



Obr 13. :Přechodové zkreslení vzniklé ve třídě B

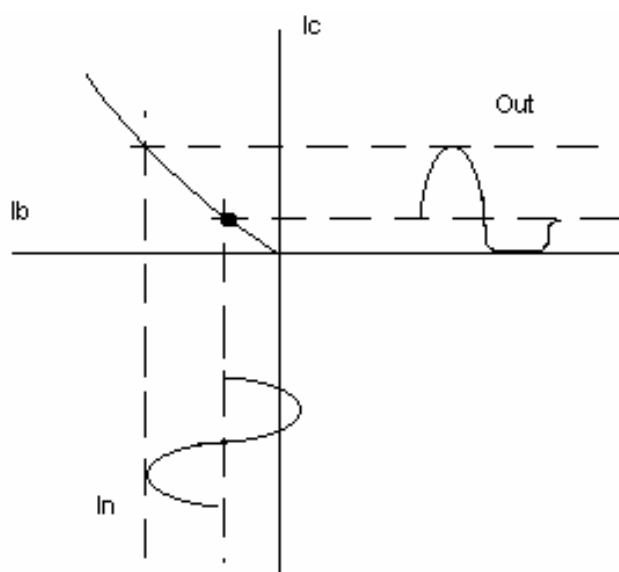
4.1.7 Třída AB

Pro minimalizování přechodového zkreslení musí koncovými tranzistory zesilovače protékat klidový proud. Musíme zajistit, aby jeho velikost byla stálá i při změně pracovních podmínek koncového stupně. Proto se pracovní bod nenastaví na počátek převodní charakteristiky, jak je vidět na obrázku č. 15. Přechody báze – emitor koncových tranzistorů musí pracovat s předpětím. Tím se odstraní přechodové zkreslení, avšak zkreslení pro velké signály zůstává. Aby funkce obou koncových komplementárních tranzistorů byla přesně symetrická, je nutné oba tranzistory párovat. Provádí se to výběrem z většího množství tranzistorů obou vodivostí, kde se sleduje parametr proudové zesílení nakrátko β . Při použití koncových tranzistorů v Darlingtonově zapojení toto není nutné. Takovéto zapojení ve třídě AB má účinnost až 70 %. Problém ovšem je, jak udržet v celém teplotním rozsahu klidový proud konstantní.



Obr 14. :Principiální schéma zesilovače ve třídě AB

Zahřátím koncových tranzistorů se totiž klidový proud zvětšuje, což vede k dalšímu přírůstku teploty tranzistorů, až může dojít k jejich zničení. Tento efekt je označován jako termická kladná zpětná vazba. Proto je nutná teplotní kompenzace klidového proudu.



Obr 15. :Pracovní bod třídy AB

Pro dosažení vysokých výkonů je možné též třídy kombinovat a to například nastavením napěťového budiče do třídy A, výkonového budiče do AB a koncových tranzistorů do B.

4.1.8 Nové principy zapojení

Třída AB+C

V mnoha případech nevyhovuje ani třída B a to tam, kde požadujeme maximální možnou účinnost, např. výkony nad 1 kW, autozesilovače s omezenou možností chlazení atd. Zesilovač má koncový stupeň konstruován tak, aby se při maximálním výkonu otvíraly další výkonové stupně, které zvýší napájecí napětí po dobu, kdy je požadován vysoký výkon. Zapojení dosahují energetické účinnosti kolem 80%.

Zesilovače velkého výkonu mají velkou tepelnou ztrátu i při zpracování malého výkonu, podstatně více, než zesilovače nízkého výkonu. Jev je způsobený napájením koncového stupně velkým napětím, a proto se podstatná část výkonu zdroje spotřebovává do výkonových tranzistorů. Při plném výkonu jsou již poměry lepší, leží zhruba v polovině jmenovitého sinusového výkonu.

Proto je energeticky výhodné napájet koncový stupeň ze zdroje nižšího napětí a vyšší napětí připínat pouze v případě potřeby vyššího výstupního výkonu. Elegantnější je zapojení, ve kterém pracují koncové tranzistory téměř do limitace a poté jejich funkci převezmou tranzistory připojené na zvýšené napájecí napětí. Tak se výkonové ztráty rozloží na všechny tranzistory výkonového stupně. Protože do maximálního výkonu většinou nepracují zesilovače trvale, nároky na chlazení se prudce sníží.

Třída D

Jak bylo již výše uvedeno, klasický zesilovač má účinnost asi 60%, zbývajících 40% se ohřívá chladič koncových tranzistorů. Koncové tranzistory zde pracují vlastně jako odpory, měnící svoji velikost na základě odchylky okamžité hodnoty na výstupu zesilovače od hodnoty požadované, která přichází na vstup. V zesilovačích třídy D pracují koncové tranzistory jako spínače. Když je tranzistor rozepnut, procházející proud je nulový. Pokud

je tranzistor sepnut, úbytek napětí na něm je malý. V obou případech je výkon na součástce velmi malý. Výsledkem tedy jsou menší tepelné ztráty, sníží se i příkon z napájecího zdroje. Pro spínání se používá PWM, PDM či jiného typu modulace. U všech typů modulací je cílem dosáhnout shody střední hodnoty výstupního signálu, tvořeného sledem obdélníkových impulsů, s amplitudově zesíleným vstupním signálem. Frekvence impulsů ovšem způsobuje silné rušení. Proto je nutno spínací frekvenci a nechtěné spínací produkty odfiltrovat speciálním filtrem. Spínací frekvence musí být co možná nejvyšší, ale vzhledem k použitelnosti součástek je nutno volit kompromis. Pro použití běžných tranzistorů, samozřejmě typu MOS, leží použitelné frekvence někde v pásmu 100 kHz až 1 MHz. Nejnižší spínací kmitočet se dá stanovit z Shannon-Kotělnikova kritéria. Podle něj nejvyšší kmitočet přenesený šířkovou modulací bude roven polovině kmitočtu modulačního. Budeme-li tedy chtít přenášet pásmo do 20 kHz, vyjde modulační frekvence 40 kHz. Tuto frekvenci by bylo ale velmi složité odfiltrovat. Proto je nutno zvolit spínací kmitočet co nejvyšší.

Nevýhody:

- Pro nízké zkreslení je nezbytná linearizace pomocí záporné zpětné vazby. Tato vazba však nemůže být frekvenčně nezávislá, její hodnota musí klesat se vzrůstajícím kmitočtem. V oblasti vysokých kmitočtů se nemusíme obávat zkreslení, které bude odfiltrováno výstupní propustí. Zvedne se však úroveň šumu, který se bude projevovat na vyšších frekvencích.
- Je větší možnost průniku vf rušení na výstup zesilovače. Proto musí být konstrukce zesilovače dobře stíněna.

Třída G

Byla navržena zejména pro výkonové hudební zesilovače. Princip je odvozen ze statického vyhodnocování přirozeného hudebního signálu, přesněji řečeno z vyhodnocování poměru střední a špičkové úrovně, případně z časového rozložení špičkových úrovní. Vychází se při něm z poznatku, že špičky "čn" ze signálu poměrně osamocené. Je proto zbytečné zesilovač dimenzovat na sinusový výkon jejich úrovně, když je střední hodnota hudebního signálu mnohem nižší. Zesilovač je proto řešen tak, že jeho

koncové tranzistory jsou zapojeny do série a do série jsou zapojeny i napájecí zdroje (v každé větvi). Při malých výstupních úrovních je energie čerpána ze zdroje s nižším napětím a výstupní proud prochází jen spodním tranzistorem. Při vyšších výstupních napětích se otevře i tranzistor horní a energetická špička čerpá energii ze zdroje vyššího napětí. Tento zdroj musí mít proto velkou filtrační kapacitu (akumulátor energie), ale střední výkon tohoto zdroje může být poměrně nízký. Prodleva mezi špičkami, která je vždy dostatečně velká, dovolí znovu nabít akumulární prvky zdroje. Proto může být celý zdroj malý. Při přechodu do sepnutí vyššího napájení vzniká ale bohužel jisté zkreslení, které je podobné zkreslení přechodovému. Není sice tak patrné, neboť je maskováno větší úrovní výstupního signálu.

4.1.9 Chlazení zesilovačů

Pro spolehlivý provoz koncových zesilovačů je nezbytně nutné dobré chlazení. Toto teplo je třeba pomocí vhodného chladiče z chlazeného polovodiče odvést a případně jej rozptýlit do okolí. Při výpočtu chladiče budeme uvažovat přestup tepla z polovodičového přechodu na chladič jako součet jednotlivých tepelných odporů. Celkový tepelný odpor tedy bude:

$$R_{(th)ge} = R_{(th)G} + R_{(th)U} + R_{(th)K} \quad (5)$$

Tepelný odpor $R_{(th)G}$ je udán výrobcem v konstrukčním katalogu. Hodnota $R_{(th)U}$ je tepelný odpor mezi pouzdrem polovodiče a chladičem, který může být například představen izolační slídovou podložkou. Zde se také uplatní povrchová úprava chladiče. Nejvhodnější je černý povrch chladiče, například eloxováním. Zde jsou uvedeny nejběžnější případy montáže a odpovídající hodnoty tepelného odporu $R_{(th)U}$:

$R_{(th)U}$	Izolační podložka
0,5 K/W	Slídová podložka 0,05mm
0,6 K/W	Slídová podložka 0,1mm
0,2 K/W	Chladič neupraven
0,4 K/W	Chladič eloxován

Velikost $R_{(th)K}$ je tepelný odpor chladiče, který bývá uveden výrobcem. Ve všech případech je pouzdro tranzistoru opatřeno vrstvičkou silikonové pasty pro lepší přestup tepla na chladič. Celkový tepelný odpor $R_{(th)ge}$ vypočítáme podle vztahu:

$$R_{(th)ge} = \frac{T_i - T_u}{P_{max}} \quad (6)$$

kde T_i je maximální teplota polovodičového přechodu a T_u je okolní teplota. Jakou hodnotu okolní teploty zde uvažujeme teplotu uvnitř zahřátého zařízení, nejčastěji mezi 45 a 70 °C. Potřebný tepelný odpor chladiče je tedy:

$$R_{(th)K} = R_{(th)ge} - R_{(th)U} - R_{(th)G} \quad (7)$$

Teplotní stabilita tranzistoru:

Pokud tranzistor pracuje s vyšším napětím C-E, může být teplotně nestabilní. Po připojení napětí má tranzistor určitý ztrátový příkon, který zvyšuje teplotu přechodu tranzistoru nad teplotu okolí, tím zvýší zbytkový proud (stoupá exponenciálně s teplotou) který opět zvýší teplotu přechodu a následně vznikne lavinovitý efekt tepelné nestability. Tento jev vede ke zničení tranzistoru, pokud není omezen proud kolektoru na bezpečnou hodnotu např. seriově zapojeným odporem. Také všechny přechody tranzistoru jsou tepelně závislé, tzn. jejich vlastnosti se mění s teplotou. Ztrátový příkon

$$P_{cmax} = U_{ce} \cdot I_c \text{ [W]} \quad (8)$$

závisí na teplotě přechodu a je v podstatě omezen jeho maximální přípustnou hodnotou. Přechod B-E má předpětí v propustném směru a tudíž malý odpor, přechod mezi C-B s předpětím v závěrném směru má veliký odpor. Poněvadž emitorem i kolektorem prochází v podstatě stejný proud, zahřívá se kolektorový přechod. O chlazení ostatních součástí se zde nebude dále potřeba zmiňovat.

4.2 Výběr typu zesilovače

Abychom mohli vygenerovaný signál pustit do zkoumané zátěže, je nejprve nutno ho dostatečně zesílit. Proto je potřeba zkonstruovat k tomu vhodný výkonový zesilovač. Zde byl navržen zesilovač, který se skládá přibližně ze dvou částí. Ze vstupního obvodu, který zajišťuje volitelné zesílení a filtraci vstupního signálu, a z výkonového zesilovače, který signál zesílí na požadovanou hodnotu. U tohoto zesilovače je nejdříve nutno zvolit typ a třídu.

4.3 Volba třídy

Třídy byly popsány v teoretické části v kapitole č. 4.1.5. Je zde popsán i zesilovač třídy D, který je vzhledem ke své konstrukci velmi vhodný pro zesilování velkého výkonu. Koncové prvky jsou mnohem méně výkonově namáhány a nevyžadují velké chladiče. Nevýhodou ovšem je méně kvalitní výstupní signál, protože spínací produkty nikdy nejsou dokonale odstraněny výstupními filtry z produkovaného signálu. Tyto filtry ovšem snižují výstupní výkon a zvyšují výstupní impedanci pro vyšší frekvence. Je zde i větší možnost průniku vf rušení na vstup zesilovače.

Zesilovač pracující ve třídě A má sice malé zkreslení, ale účinnost zesilovače je malá, pohybuje se kolem 25%, výstupní součástky ovšem pracují s velkou trvalou ztrátou, proto by se zde vyskytl problém s chlazením a napájením. To pro tuto aplikaci, kde se budeme pohybovat výkonově v řádu jednotek kilowatt, není vhodné.

Ani třída B není příliš vhodná. Výhodou tohoto zapojení je sice mnohem vyšší účinnost oproti třídě A, ale díky svému principu má při malých signálech velké nelineární zkreslení, jak to bylo popsáno v kapitole č. 4.1.7. Jako nejvhodnější se tedy pro tuto aplikaci jeví třída AB, která se často používá v audiozesilovačích, které zpracovávají podobné frekvence. Výhodou této struktury je rychlost a v neposlední řadě relativně malé přechodové zkreslení.

4.4 Volba koncového prvku

Dále následuje volba koncového aktivního prvku. Součástky, které by bylo možné použít, jsou stručně popsány v kapitole č. 4.1.8. Jde o bipolární tranzistor, unipolární tranzistor a elektronku. Výhodou elektronek je schopnost regulovat poměrně vysoká napětí

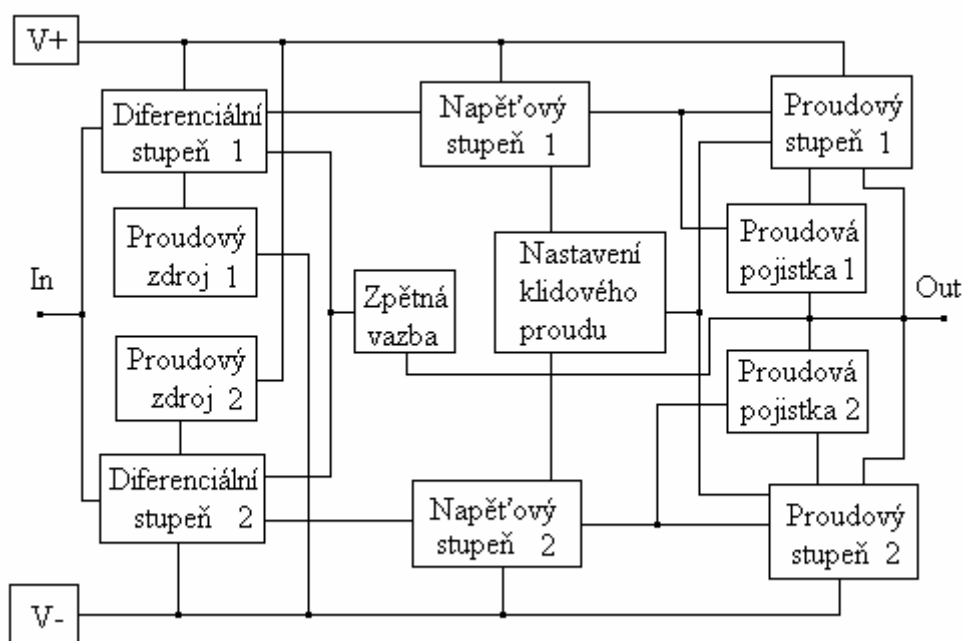
a jejich rychlost, ale velkou nevýhodou je jejich malý anodový proud, jenž jsou schopny přímo regulovat a poměrně vysoká cena. Proto bude lepší volbou použití tranzistoru.

Unipolární tranzistory se zdají být jako velice vhodné součástky pro tuto aplikaci. Vstupní proud se ovládá napětím na vstupní elektrodě. Tyto tranzistory mají velký odpor, řádově $10^6 \Omega$, přiměřené blokovací napětí, řádově 10^2 V , velký pracovní proud, malý řídící proud a dostatečný výkon. Největší nevýhodou ovšem je, že tyto tranzistory jsou pro vyšší napětí než 200 V vyráběny pouze s kanálem typu N. Při stavbě zesilovače ve třídě AB ale potřebujeme i tranzistory s kanálem typu P. Dalo by se zde použít zapojení, kde jsou tyto výkonové tranzistory řízeny samostatně napájenými budiči a ty jsou galvanicky odděleně napájeny. Vstupní signál budiče je také nutno galvanicky oddělit. Zde je možné použít např. optočlen, ale ten zavádí do obvodu určitou nelinearitu, což je třeba řešit např. spec. lineárním optočlenem. Dále by bylo možno použít kvazikomplementární, případně kaskodové zapojení s pomocným napájecím zdrojem. Další nevýhodou těchto tranzistorů je kapacita mezi G a S, daná jejich konstrukcí. Může se pohybovat až kolem 1 nF. Při výkonu, který potřebujeme, by bylo nutné paralelní řazení koncových tranzistorů. Tato kapacita by se sčítala. Budicí stupeň by pro dostatečnou rychlost zesilovače musel být schopen dodat dostatečně velký proud, podobný nebo vyšší než při použití bipolárních tranzistorů, čímž mizí rozdíl mezi unipolárními a bipolárními tranzistory.

Existuje velké množství ověřených a spolehlivých konstrukcí výkonových koncových zesilovačů s bipolárními tranzistory, ze kterých jsem čerpal inspiraci. Proto byly nakonec zvoleny tranzistory bipolární. Tyto tranzistory jsou dnes jedny z nejpoužívanějších součástek v takovýchto zapojeních. Mají ovšem také několik nevýhod. Jednou z nich je kladný koeficient kolektorového proudu v závislosti na teplotě při konstantním napětí U_{BE} . Toto je nutné vzít v úvahu při návrhu zapojení a použít jednu z teplotních vazeb, bez které by se zesilovač zničil. Další nevýhodou je omezení pracovní oblastí SOAR (Save Operating Area). Tuto oblast uvádí výrobce tranzistoru a udává nám maximální proudové zatížení při určitém napětí U_{CE} . Při překročení těchto limitů dojde k přehřátí vlastního čipu tranzistoru a dojde k nevratnému poškození tranzistoru. Vyrábějí se tranzistory konstruované pro použití ve výkonových audiozesilovačích, které jsou už dostatečně výkonově dimenzovány, např. pro ztrátový výkon 250 W, závěrné napětí 250 V, proud 16 A, špičkově 30 A a mezní kmitočet 50 MHz. Pro toto zařízení je ovšem i takovéto závěrné napětí a výkon malé. Aby bylo dosaženo požadovaných hodnot, bylo proto použito sérioparalelní řazení těchto tranzistorů.

4.5 Struktura zesilovače

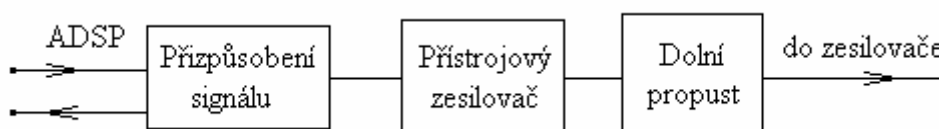
Zesilovač vychází ze základní struktury, která byla popsána v teoretické části v kapitole č. X. Skládá se ze tří celků, které tvoří diferenciální zesilovač, napěťový zesilovač a proudový zesilovač. Toto složení je typické pro většinu výkonových zesilovačů, jejichž konstrukce se často vyskytují v různých elektrotechnických časopisech, a svými parametry jsou podobné tomu, co chceme navrhnout. Proto byla využita konstrukce z Amatérského rádia [8], která byla následně upravena na požadované parametry. Volbou třídy byla už v podstatě zvolena i samotná struktura. Celý zesilovač je přísně symetrický. Je vhodné, aby se každá půlvlna zpracovávala zvlášť. Blokové schéma zesilovače je na obr. č. 16.



Obr 16. : *Blokové schéma zesilovače*

Celé zapojení funguje asi následovně: proudový zdroj dodává konstantní proud do diferenciálního zesilovače. V tomto stupni se zesiluje rozdílové napětí mezi vstupním signálem a signálem ze zpětné vazby z výstupu. Vzniklý signál je přiveden do napěťového

stupně, kde se napěťově zesílí na požadovanou velikost. Mezi oběma stupni je ještě člen, kterým se nastavuje klidový proud koncového stupně a je svázán teplotní vazbou s chladiči výkonových tranzistorů. Při zvětšení jejich teploty se zvětší i klidový proud. Takto zesílený signál se dále přivede do proudového stupně, kde se mu dodá potřebné proudové zesílení. Mezi napěťový a proudový stupeň je zařazena pojistka proti zkratu, která omezí signál, který vstupuje do koncových tranzistorů, při překročení určitého proudu.



Obr 17. : *Blokové schéma vstupních obvodů*

Na vstupu před tento zesilovač jsou zařazeny ještě tři přídavné obvody. Jejich blokové schéma je na obr. č. 17. První je obvod, který přizpůsobuje signál ze signálového procesoru tak, aby se dal zpracovat v zesilovači. Za ním je přístrojový zesilovač, kterým se dá nastavit zesílení a polarita signálu a slouží jako vstupní zesilovač. Jako poslední je zařazen obvod, který odstraňuje signály o frekvenci vyšší než je schopen zpracovat výkonový stupeň.

4.6 Přizpůsobovací obvody

Požadovaný signál je generován i zpracováván pomocí signálového procesoru ADSP 21992. Tento procesor pracuje s vývojovou deskou, kde jsou mimo jiné umístěny i A/D a D/A převodníky. Ty se budou v této aplikaci využívat. D/A převodník má výstupní napětí v rozsahu 0 až 2V. Zesilovač má však vstupní napětí v rozsahu -2 až +2 V. Proto byl navržen obvod, který výstupní napětí D/A převodníku přizpůsobí vstupnímu napětí zesilovače. Obvod je složen z RC členu, který má za úkol odfiltrovat rušení, které by sem

mohlo proniknout od taktovací frekvence signálového procesoru. Skládá se z odporu R_1 a kondenzátoru C_3 .

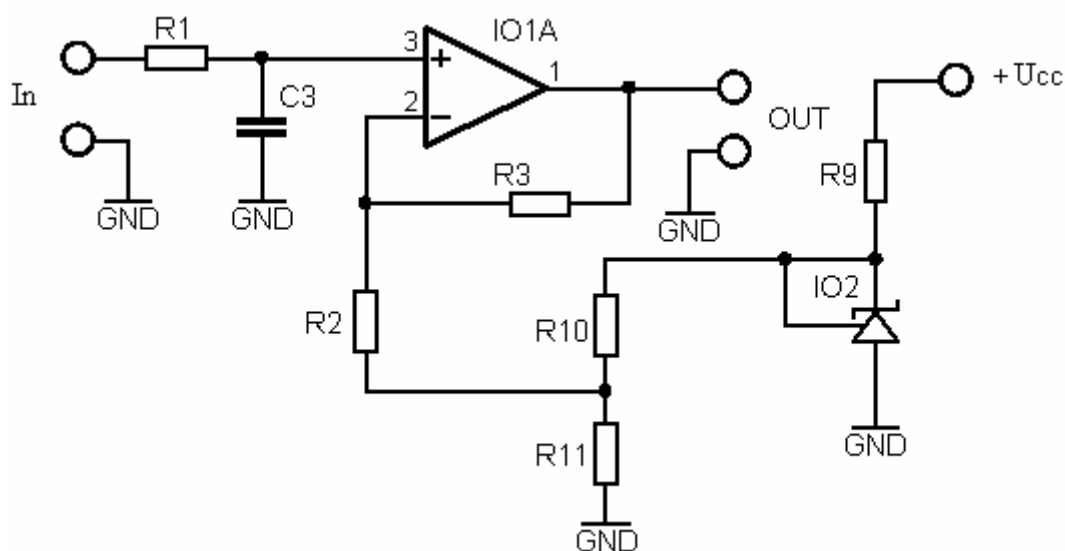
Spočítá se jako:

$$R \cdot C = \frac{1}{2 \cdot \pi \cdot f} \text{ [s]} \quad (9)$$

Tato horní zádrž byla nastavena na 10 kHz a byly použity hodnoty pro $R_1 = 1,5 \text{ k}\Omega$ a pro $C_3 = 10 \text{ nF}$. Aby bylo dosaženo požadovaného rozkmitu napětí, bylo navrženo zapojení s operačním zesilovačem, které je na obr. č. 18. Signál je přiveden na neinvertující vstup. Výstupní napětí se vypočítá jako:

$$U_{OUT} = \frac{R_2 + R_3}{R_2} \cdot U_{IN} - \frac{R_3}{R_2} \cdot U_{REF} \text{ [V]} \quad (10)$$

Na invertující vstup je přivedeno referenční napětí +2 V a zpětnou vazbou se nastavilo zesílení na 2. Hodnoty rezistorů R_3 a R_2 byly proto zvoleny 100 k Ω .



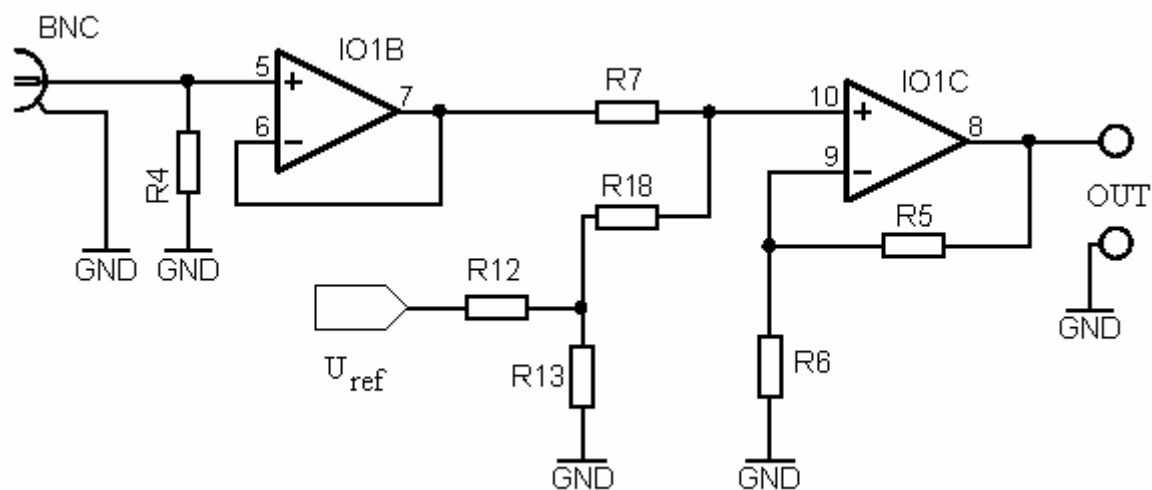
Obr 18. :Schéma zapojení přizpůsobovacího obvodu pro D/A převodník

Referenční napětí U_{REF} musí být stabilní, jinak by docházelo k ovlivnění zpracovávaného signálu. Proto ho nelze udělat pouhým děličem z napájecího napětí pro operační zesilovač. Bylo zvoleno použití obvodu IO2 = TL431, který má vnitřní referenční napětí 2,5 V. Před něj do série byl zařazen srážecí odpor $R_9 = 1,5 \text{ k}\Omega$, aby se dodržel proud $I_{IO2} = 10 \text{ mA}$, při napájecím napětí 15 V. Toto referenční napětí je přivedeno na odporový dělič napětí, který se skládá z odporů R_{10} a R_{11} . Hodnoty odporů se vypočítají z rovnice:

$$U_{R11} = \frac{R_{11}}{R_{10} + R_{11}} \cdot U_{REF} \quad [\text{V}] \quad (11)$$

Vzhledem k tomu, že potřebujeme, aby se $U_{R11} = 2 \text{ V}$, byly zvoleny odpory $R_{11} = 1,2 \text{ k}\Omega$ a $R_{10} = 300 \Omega$.

Aby bylo možné naopak napětí ze zátěže dál zpracovávat pomocí signálového procesoru, byl navržen další přizpůsobovací obvod. Jeho schéma je na obrázku č. 19.



Obr 19. :Schéma zapojení přizpůsobení pro A/D převodník

Předpokládá se, že napětí ze zesilovače bude na vstup do BNC konektoru přivedeno přes sondu, která ho zeslabí v poměru 1:100. Nyní je potřeba toto napětí přizpůsobit A/D převodníku, který má rozsah 0 až 2 V. Aby měl obvod velký vnitřní odpor, je zde použit paralelně zapojený odpor $R_4 = 1 \text{ M}\Omega$. Operační zesilovač IO_{1B} je zapojen jako sledovač vstupního signálu, protože má velký vstupní odpor a nezatěžuje tak zdroj signálu. Z něj je signál přiveden přes odpory R_7 a R_8 na neinvertující vstup operačního zesilovače IO_{1C} . Ten je zapojen jako sčítací zesilovač, do kterého vstupuje signál $U_{IN} = -1$ až $+1 \text{ V}$ přes odpor R_7 . Přes odpor R_{18} se k němu přičítá napětí $U_{REF} = 1 \text{ V}$. Výsledné napětí se proto pohybuje od $U_{OUT} = 0$ do $+2 \text{ V}$ a vypočítá se jako:

$$U_{OUT} = \frac{R_6 \cdot R_{18} + R_5 \cdot R_{18}}{R_7 \cdot R_6 + R_{18} \cdot R_6} \cdot U_{IN} + \frac{R_6 \cdot R_7 + R_5 \cdot R_7}{R_7 \cdot R_6 + R_{18} \cdot R_6} \cdot U_{REF} \quad [\text{V}] \quad (12)$$

Hodnoty odporů byly zvoleny $R_5, R_6 = 1 \text{ k}\Omega$. Aby proudy z referenčního napětí neovlivňovali procházející signál, byla zvolena hodnota vstupních odporů R_7 a $R_{18} = 100 \text{ k}\Omega$. Pro referenční napětí U_{REF} byl opět použit obvod $IO_2 = \text{TL431}$. Jeho referenční napětí bylo přivedeno na dělič napětí tvořeného odpory R_{12} a R_{13} . Jejich velikost se vypočítá jako:

$$U_{R13} = \frac{R_{13}}{R_{12} + R_{13}} \cdot U_{REF} \quad [\text{V}] \quad (13)$$

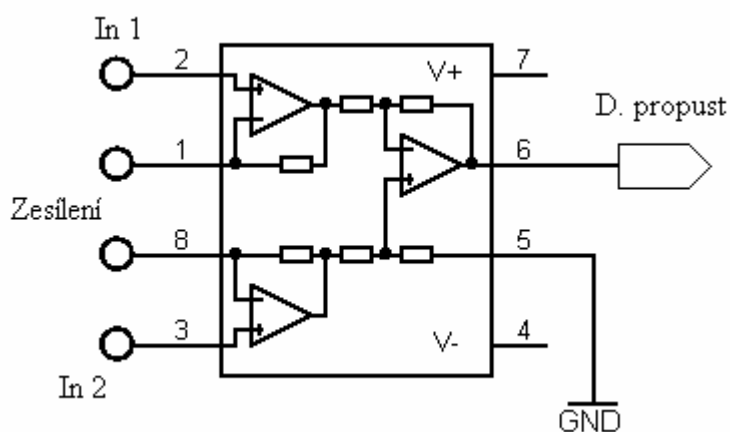
Abychom dosáhli požadovaného napětí $U_{R13} = 1 \text{ V}$, byly zvoleny odpory $R_{12} = 1,5 \text{ k}\Omega$ a $R_{13} = 1 \text{ k}\Omega$. Pro případ, že by byla použita sonda s jiným zesílením, je navržen stejný obvod s jinými hodnotami odporů, které se dopočítají podle použité sondy. Operační zesilovače IO_{1A} až IO_{1D} jsou v jednom pouzdru a tvoří je čtyřnásobný operační zesilovač TL074. Pro přepínání mezi IO_{1C} a IO_{1D} slouží jumper.

V době návrhu tohoto obvodu, nebylo z dokumentace k ADSP 21992 patrné, že A/D převodník pracuje s jinými napěťovými úrovněmi, než D/A převodník. Při programování DSP a pečlivém studiu zapojení vývojové desky DSP bylo zjištěno, že

rozsah A/D převodníku je ± 1 V. Vzhledem k této situaci se z výše uvedeného obvodu použil IO_{IB} , který je zapojen jako sledovač vstupního signálu, a sonda 1:500.

4.7 Vstupní obvody

Vzhledem k tomu, že zesilovač může být umístěn daleko od generátoru průběhu vstupního signálu, může se na přívodních vodičích naindukovat rušivé napětí, které bude mít stejnou velikost a stejnou fázi na obou vodičích. Pokud ovšem takovéto napětí přivedeme do přístrojového zesilovače, kde jeden vstup fázi otáčí a druhý ne, bude toto napětí po následném sečtení výrazně potlačeno. Proto je výhodné použít přístrojový vstupní zesilovač. Dal by se zde použít i vazební transformátor. Hlavní nevýhodou vazebního transformátoru ovšem je, nemožnost přenášet stejnosměrnou složku signálu. Naopak výhodou je galvanické oddělení zemního potenciálu. Pro potřeby tohoto zařízení byla po zvážení jednotlivých výhod a nevýhod zvolena varianta s přístrojovým zesilovačem.

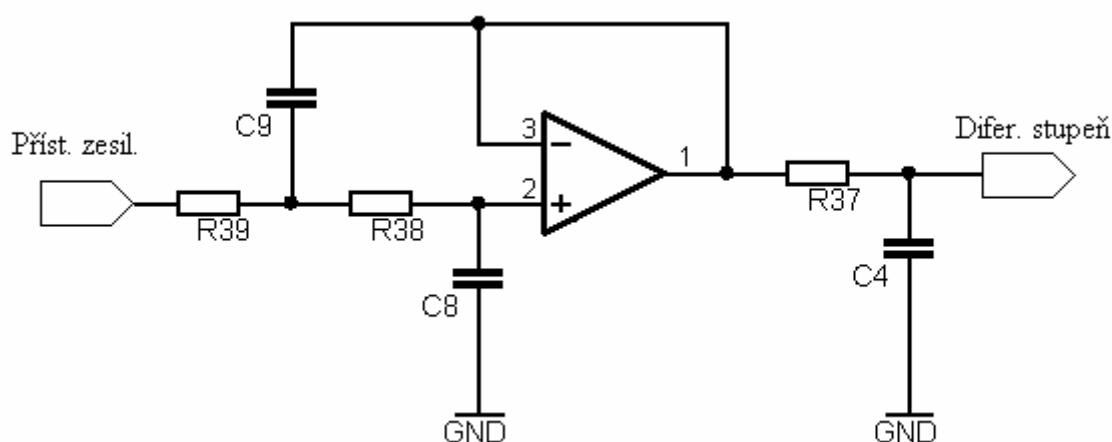


Obr 20. :Blokové schéma AD 620

Přístrojový zesilovač je možné sestavit buď ze 3 samostatných operačních zesilovačů, ovšem lepších parametrů dosahuje zesilovač už takto vyrobený, jako je např. INA 126, INA 163, nebo zde použitý AD 620, jehož blokové schéma je na obrázku č. 20. Mezi svorky č. 1 a 8 se zapojí buď rezistor, nebo potenciometr, kterým se dá měnit velikost

zesílení zesilovače. Zesílení G se podle dokumentace vypočítá $G = 1 + (50\,000 / R_g)$, kde R_g je odpor, který je připojen mezi svorky.

Jedním z požadavků bylo, aby do zesilovače zbytečně nevstupovaly signály o frekvencích, které by mohli být považovány za šum, tj. v tomto případě více než 2 kHz. Pokud by se ukázalo, že je tato frekvence nevhodná, je zde možnost tento člen vyřadit či osadit prvky s jinou hodnotou. Bylo zvoleno použití dolní propusti s operačním zesilovačem, na vstupu do výkonového zesilovače. Schéma zapojení je na obrázku č. 21.



Obr 21. :Schéma zapojení dolní propusti na vstupu zesilovače

Zvolená propust je typu Butterworth, která sice nemá tak úzkou přechodovou oblast, ale má dobrou závislost fáze na amplitudě. Byla zvolena propust 2 řádu, která by měla pro tuto aplikaci vyhovovat. Má pokles -12 dB/okt. Hodnoty jednotlivých součástek se spočítají následovně: pokud zvolíme stejné hodnoty rezistorů $R_{39} = R_{38} = R$, pak:

$$C_9 = \frac{\sqrt{2}}{R \cdot 2 \cdot \pi \cdot f_0} \text{ [F]} \quad (14)$$

$$C_8 = \frac{1}{\sqrt{2} \cdot R \cdot 2 \cdot \pi \cdot f_0} \text{ [F]} \quad (15)$$

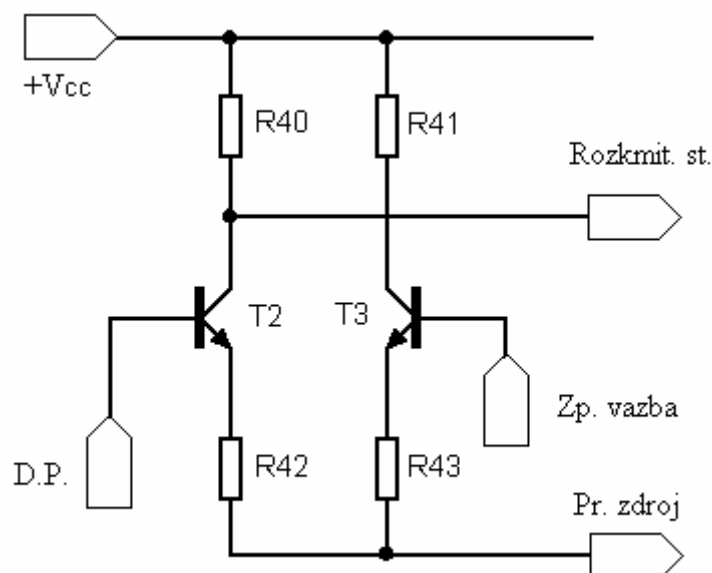
Kde f_0 je námi zvolená frekvence a R je hodnota rezistoru. Při volbě $R = 10 \text{ k}\Omega$ pak vyjde kondenzátor $C_9 = 11,3 \text{ nF}$, z běžně dostupných součástek použijeme hodnotu 10 nF a za $C_8 = 4,7 \text{ nF}$. Jako operační zesilovač byl použit běžně dostupný typ NE5534. Dále je zde ještě jedna dolní propust, která slouží jako vysokofrekvenční filtr pro případné napěťové špičky z napájení operačního zesilovače. Je tvořena RC článkem z R_{37} a C_4 . Je nastavená na 10 kHz a vypočítá se:

$$R \cdot C = \frac{1}{2 \cdot \pi \cdot f} \quad (16)$$

Hodnoty součástek byly proto zvoleny pro $R_{36} = 1,6 \text{ k}\Omega$ a pro $C_4 = 10 \text{ nF}$

4.8 Diferenciální stupeň

Signál je dále přiveden na báze tranzistorů diferenciálního zesilovače. V teoretické části v kapitole 4.1, bylo uvedeno, jaké by měl mít tento stupeň vlastnosti. Schéma tohoto zapojení je na obrázku č. 22. Dále bude popisována jen ta část zesilovače, která zpracovává kladnou půlvlnu.



Obr 22. :Schéma zapojení diferenciálního stupně

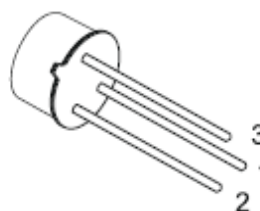
Na bázi druhého tranzistoru je přiveden signál ze zpětné vazby. Odpory R42 a R43 lze vynechat při použití proudového zdroje. Zde byly použity rezistory o hodnotě $22\ \Omega$, kvůli rovnoměrnějšímu rozložení proudů. Tranzistory T2 a T3 (T1 a T4) musí mít velké zesílení a napětí kolektor – emitor musí být dimenzováno alespoň na polovinu napětí napájecího. Protože je napájecí napětí $\pm 200\text{ V}$, byly zvoleny do horního diferenciálního stupně npn tranzistory 2N3439 a do dolního stupně tranzistory pnp 2N5416. Tranzistory mají následující parametry:

Parametry 2N3439:

- maximální napětí 350 V
- mezní frekvence 15 Mhz
- zesílení $h_{FE} = 40 - 160$
- maximální výkonová ztráta 10 W

Parametry 2N5416:

- maximální napětí 300 V
- mezní frekvence 15 Mhz
- zesílení $h_{FE} = 30 - 150$
- maximální výkonová ztráta 10 W



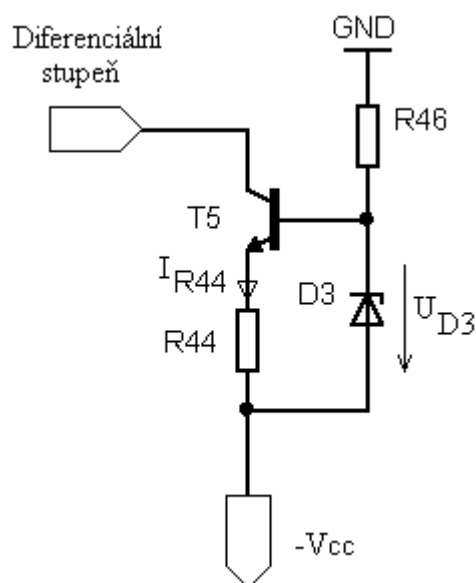
TO-39

Obr 23. : Pouzdro TO-39

Oba tranzistory jsou v pouzdru TO 39. Hodnota odporů R42 a R43 se volí v závislosti na velikosti proudu, protékajícího napěťovým stupněm, jak bude popsáno dále.

4.9 Proudový zdroj

Pro dobrou rychlost tohoto stupně je dobré volit větší pracovní proud. Ten byl zvolen 1 mA protékající každým tranzistorem. Abychom tento proud udrželi, napájí se diferenciální zesilovač proudovým zdrojem. Jeho schéma je na obrázku č. 24.



Obr 24. :Schéma zapojení proudového zdroje

Hodnoty součástek se vypočítají následovně, platí rovnice:

$$U_{D3} = U_{BE} + R_{44} \cdot I_{R44} \quad [\text{V}] \quad (17)$$

$$U_{Vcc} = U_{D3} + R_{46} \cdot (I_{D3} + I_{BT5}) \quad [\text{V}] \quad (18)$$

pak odpor R_{44} a R_{46} se vypočítá jako:

$$R_{44} = \frac{U_{D3} - U_{BE}}{I_{R44}} \quad [\Omega] \quad (19)$$

$$R_{46} = \frac{U_{Vcc} - U_{D3}}{I_{D3} + \frac{I_{R44}}{h_{21E}}} \quad [\Omega] \quad (20)$$

Za diodu D_3 byla zvolena Zenerova dioda se závěrným napětím 20 V. Hodnota odporu R_{44} potom vyšla 9,1 k Ω . Na místo tranzistoru T5 (respektive T10) byl zvolen typ MJE 340 (resp. MJE 350), protože má závěrné napětí 300 V, velké zesílení a výkonovou ztrátu až 20 W a tento typ je použit v rozkmitovém stupni, kde se dá snadno umístit na

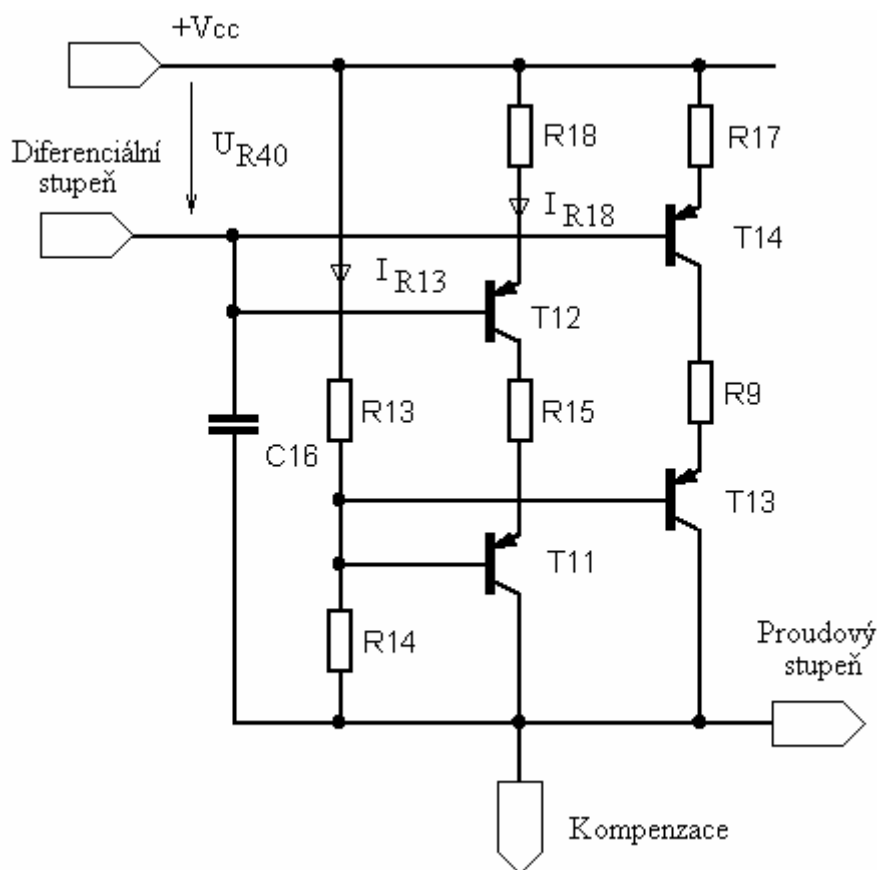
chladič s ostatními tranzistory napětového zesilovače. Proud Zenerovou diodou I_{D3} volíme asi 10x větší, než je proud do báze tranzistoru T_5 . Ten vypočítáme jako $I_B = I_C / h_{fe}$. Při nejhorších podmínkách $h_{fe} = 30$ nám vyjde proud $I_{D3} = 0,8 \text{ mA}$. Po dosazení do vzorce vyjde velikost odporu $R_{46} = 220 \text{ k}\Omega$.

4.10 Napětový stupeň

Za stupněm diferenciálním následuje stupeň napětový. Jaké by měl mít vlastnosti bylo opět popsáno v teoretické části v kapitole 4.1.1 Jeho úkolem je zesílení vstupního napětí na úroveň potřebnou k plnému otevření výkonových tranzistorů. Je třeba, aby byl navržen tak, aby měl dobrou linearitu, vysokou rychlost přeběhu a malou výstupní impedanci. Spolu se vstupním zesilovačem musí mít vysoký zisk naprázdno. Tento stupeň také musí umět pracovat s plným napájecím napětím. Vzhledem k tomu, že to se pohybuje v rozmezí $\pm 200 \text{ V}$, musejí tranzistory v tomto stupni pracovat s napětím 400 V . Kvůli těmto požadavkům byly z běžně dostupných součástek vybrány tranzistory typu npn MJE 340 a pnp MJE 350. Jejich typické parametry jsou:

- maximální napětí $U_{CE} = 300 \text{ V}$
- maximální proud $I_c = 500 \text{ mA}$
- maximální výkonová ztráta $P_{max} = 20 \text{ W}$
- $h_{FE} = 30 - 240$

Z těchto parametrů je vidět, že ani tyto tranzistory nebudou dostatečně napětově dimenzované. Tento problém je potřeba nějak vyřešit. Zde bylo použito již zmíněné sériové zapojení tranzistorů. Schéma celého zapojení napětového stupně je na obrázku č. 25. Signál pro tento napětový zesilovač se odebírá z kolektoru tranzistoru T_2 , respektive T_1 . Poté je přiveden na báze tranzistorů T_{12} a T_{14} . Signál pro tranzistory T_{11} a T_{13} je přiveden z napětového děliče, tvořeného odpory R_{13} a R_{14} .



Obr 25. :Schéma zapojení napěťového stupně

Velikost středního klidového proudu, protékajícího tímto stupněm byla zvolena 20 mA. Tato hodnota je zvolena tak, aby byla schopna otevřít naplno budiče koncových výkonových tranzistorů, jak bude popsáno dále. Tento proud se rozkládá do dvou větví. Je to z důvodu výkonového namáhání tranzistorů. Při záporné půlvlně vstupního signálu bude na každém tranzistoru ztrátový výkon o velikosti $P_Z = I \cdot U = 10 \text{ mA} \cdot 200 \text{ V} = 2 \text{ W}$. Tyto tranzistory jsou umístěny na hliníkovém chladiči o velikosti 10x7 cm. Při aktivním chlazení je tento chladič dostačující, jinak by bylo třeba chladič zvětšit. Velikost proudu I_{R18} se nastavuje pomocí velikosti odporu R_{18} .

$$U_{R40} = U_{\text{BET12}} + R_{18} \cdot I_{R18} \quad [\text{V}] \quad (21)$$

Při úbytku napětí $U_{R40} = 1,8 \text{ V}$ vychází velikost odporu $R_{18} = 120 \Omega$. Stejně veliký je i odpor R_{15} , R_{17} a R_9 . Druhá větev se počítá stejně. Odporový dělič funguje tak, že

odpory jsou zapojeny mezi jednu větev napájení a výstupem napěťového stupně. Tím je zaručeno, že se napětí dělí na polovinu a že na jednotlivých tranzistorech nepřekročí 200 V. Velikosti odporů se odvodí od proudu, tekoucímu do báze tranzistorů T_{11} a T_{13} . Pak vyjde velikost proudu rovna 140 μA , protože tranzistory tam jsou dva. Proud děličem volíme přibližně 10x větší.

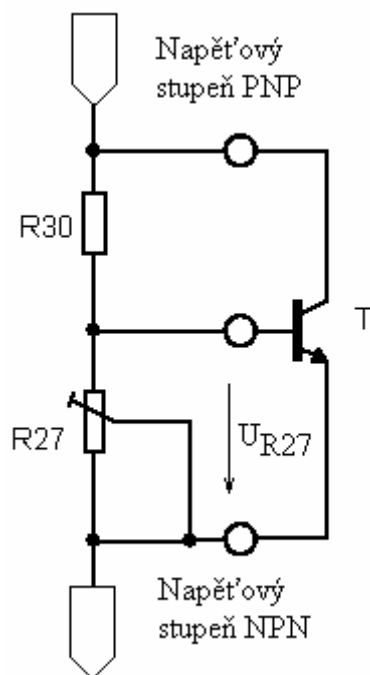
$$U_N = 2 * (I_{R18} / h_{FET12}) * (R_{13} + R_{14}) \quad [\text{V}] \quad (22)$$

Velikost odporů pak vyšla $R_{13} = R_{14} = 100 \text{ k}\Omega$. Kondenzátor C_{18} omezuje tento stupeň na vysokých frekvencích a byl zvolen $C_{16} = 100 \text{ pF}$.

Obvod pro nastavení klidového proudu koncovými tranzistory je na obr. č. 26. Velikost odporů se spočítá ze vzorce:

$$U_{CE} \cdot \frac{R_{27}}{R_{27} + R_{30}} = U_{R27} \quad [\text{V}] \quad (23)$$

Protože velikost $U_{CE} = 2,4 \text{ V}$ tj. součet napětí báze-emitor koncových tranzistorů a $U_{R27} = 0,6 \text{ V}$, byly hodnoty zvoleny $R_{27} = 5 \text{ k}\Omega$ a $R_{30} = 2,7 \text{ k}\Omega$. Jako tranzistor zde byl použit typ BD139. Je v pouzdru TO126 a je přišroubován na chladiči společně s koncovými tranzistory. Jako R_{27} byl použit trimr a změnou jeho nastavení se mění napěťové poměry v obvodu a tím i proud koncovými tranzistory. V podobných aplikacích se velikost tohoto proudu nastavuje v řádu desítek mA tak, aby bylo minimalizováno přechodové zkreslení.



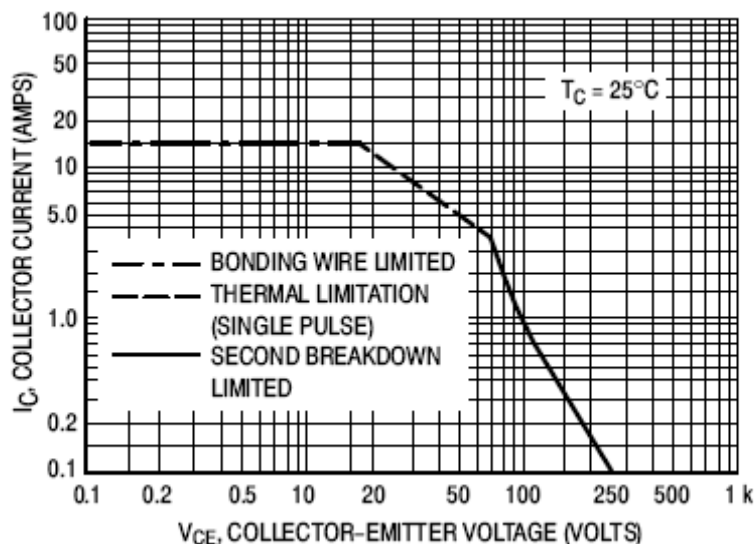
Obr 26. :Schéma nastavení klidového proudu

4.11 Proudový stupeň

Při návrhu proudového stupně je důležité zvolit vhodný výkonový tranzistor. Jak bylo napsáno v úvodu, použity byly bipolární tranzistory. Protože účelem tohoto zařízení má být schopnost simulovat napájecí síť, musí být koncový stupeň schopný dodávat výkon přibližně do 1 kW. Při takovémto výkonu je nutné ho složit z více paralelně zapojených tranzistorů. Pro určení jejich typu a počtu jsou důležité mezní parametry tranzistoru, jako jsou např. maximální napětí U_{CE} , ztrátový výkon P_C , kolektorový proud I_C a graf bezpečné pracovní oblasti SOA. S ohledem na velikost napájecího napětí byly jako výkonové tranzistory vybrány nejvýkonnější, běžně dostupné a cenově přijatelné typy MJ15024 a MJ15025. Jejich typické parametry jsou:

- maximální napětí $U_{CE} = 250 \text{ V}$
- maximální proud $I_c = 16 \text{ A}$
- maximální výkonová ztráta $P_{\max} = 250 \text{ W}$
- $h_{FE} = 15 - 60$

Další důležité údaje, jako je např. hranice druhého průrazu, poskytuje graf SOA, který je na obr. č. 27.

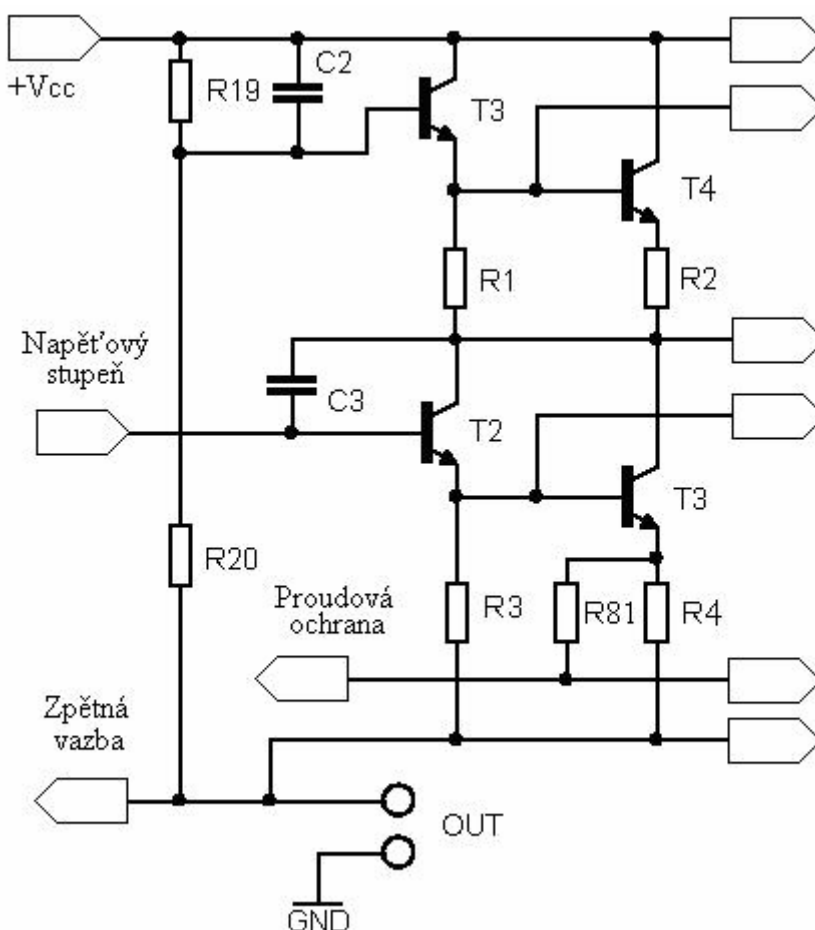


Obr 27. :Graf SOA pro tranzistor MJ15024

Protože je zesilovač napájen $\pm 200\text{ V}$, může být na jednom tranzistoru závěrné napětí až 400 V . To je víc, než povoluje oblast SOA, proto zde bylo použito sérioparalelní zapojení tranzistorů. V každé větvi je zapojena dvojice sériově zapojených tranzistorů, z nichž vnitřní je buzen z napět'ového stupně, vnější z odporového děliče. Ten je zapojen mezi napájení a výstup tak, že napětí na obou tranzistorech je shodné. Při plném rozkmitu výstupního signálu bude na každém tranzistoru maximálně 200 V , což už leží v povolené oblasti SOA. Pokud dojde na výstupu ke zkratu, bude na tranzistorech polovina napájecího napětí. Podle grafu SOA jím pak může protékat maximálně proud 1 A . Tento proud je pak zvolen jako maximální pro každý tranzistor. Každý z těchto tranzistorů má udávaný ztrátový výkon 250 W . To ovšem platí pro teplotu pouzdra 25°C . Při provozu však tuto teplotu dodržet nelze a může dosáhnout až teploty 90°C . Při této teplotě ovšem klesne ztrátový výkon na hodnotu asi kolem $80 - 100\text{ W}$. Při výkonu pohybujícím se okolo 1 kW vychází, s dostatečnou rezervou, použití 14 pouzder na kanál. Schéma zapojení proudového stupně je na obr. č. 28. Odporový dělič je zapojen mezi jednu větev napájení a výstupem, napětí se na něm dělí na polovinu. Do středu děliče jsou připojeny báze

tranzistorů, čímž je zajištěno, že na jednotlivých tranzistorech nepřekročí napětí povolenou mez. Hodnoty odporů R_{19} a R_{20} se vypočítají následovně:

$$U_N = I * (R_{19} + R_{20}) \text{ [V]} \quad (24)$$



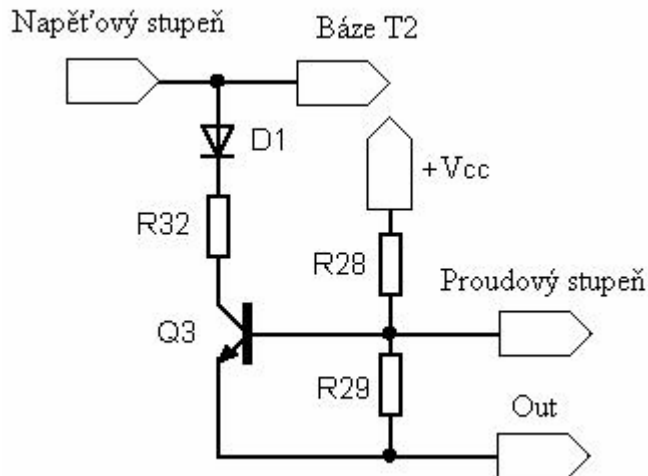
Obr 28. :Schéma proudového stupně

Volba těchto odporů je poněkud komplikovanější a ukázala se jako největší slabinou tohoto zapojení. Při záporné půlvlně je na tomto děliči necelých 400 V. Při volbě moc malých odporů zde bude protékat velký proud a výkonová ztráta na odporech bude neúměrně vysoká. Tento problém by se dal vyřešit zapojením ještě jednoho tranzistoru, zapojeného jako emitorový sledovač mezi tento dělič a budící tranzistory. Požadovaný proud z děliče by byl, díky zesilovacímu činiteli tranzistoru, nižší a odpory by mohly pracovat s mnohem menší výkonovou ztrátou. Výkonová ztráta by se z odporového děliče

částečně přenesla na pomocný tranzistor. Podle katalogových údajů koncových tranzistorů se ale předpokládá, že h_{FE} se stoupající teplotou také poroste, a může dosáhnout hodnoty až 150. Proto zde byly zvoleny odpory $R_{19} = R_{20} = 5 \text{ k}\Omega$. S touto velikostí na nich vychází výkonová ztráta 8 W. Protože běžně vyráběné odpory s odpovídajícím výkonovým zatížením mají nevhodné rozměry, bylo nutno zapojit paralelně dva 10 k Ω odpory se ztrátovým výkonem 5 W. Proud tímto děličem při kladné půlvalné bude 2 mA. Tranzistory T_2 a T_3 jsou zapojeny jako budiče pro 7 následujících tranzistorů. Na emitorech těchto tranzistorů jsou zapojeny vyrovnávací odpory, které zajišťují rovnoměrné rozložení proudu jednotlivými, takto paralelně zapojenými tranzistory. Jejich hodnota se volí malá, zde byla použita hodnota $R_2 = 0,18 \text{ }\Omega$. Z tohoto odporu je také snímán úbytek napětí pro proudovou ochranu pomocí odporu R_9 .

4.12 Nadproudová ochrana

Jako protizkratové ochrany zde bylo použito klasické zapojení. Její schéma je na obr. č. 29.



Obr 29. :Schéma zapojení proudové ochrany

Pro větší zabezpečení proti zkratu se snímá úbytek napětí z každého tranzistoru. V každé větvi je tedy zapojeno 7 tranzistorů paralelně. Ty tvoří společně s odporem R_{29} napěťový dělič. Nadproudová ochrana by se měla aktivovat při proudu větším než 5 A a to

z důvodu zajištění bezpečného provozu tranzistoru. Pro tento proud se odpory vypočítají ze vzorce:

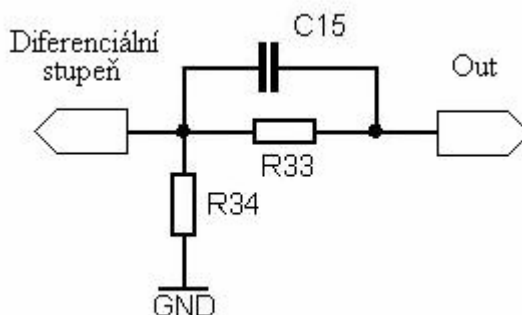
$$U_{R29} = \frac{R_{29}}{R_{29} + R} \cdot U_{R2} \quad [V] \quad (24)$$

kde R je paralelní kombinace odporů R_{81} až R_{87} . Hodnoty odporů byly proto zvoleny $R_{29} = 120 \, \Omega$ a R_{81} až $R_{87} = 220 \, \Omega$. Při překročení nastaveného proudu se zvětší i úbytek napětí na R_{29} a otevře se tranzistor Q_3 a omezí budící proud do koncových tranzistorů. To platí pro velké signály. Pro malé je zde umístěn odpor R_{28} , který vytváří předpětí a pro otevření pojistky stačí menší proud. Tento odpor zatím použit nebyl. Na místě tranzistoru Q_3 byl použit typ BC639. Dioda D_1 chrání tranzistor při záporné půlvlně a byl použit typ 1N4148.

Zesílení celého zesilovače se nastavuje pomocí odporů R_{33} a R_{34} . Vypočítá se podobně, jako zesílení neinvertujícího zesilovače:

$$A_U = 1 + \frac{R_{33}}{R_{34}} \quad (25)$$

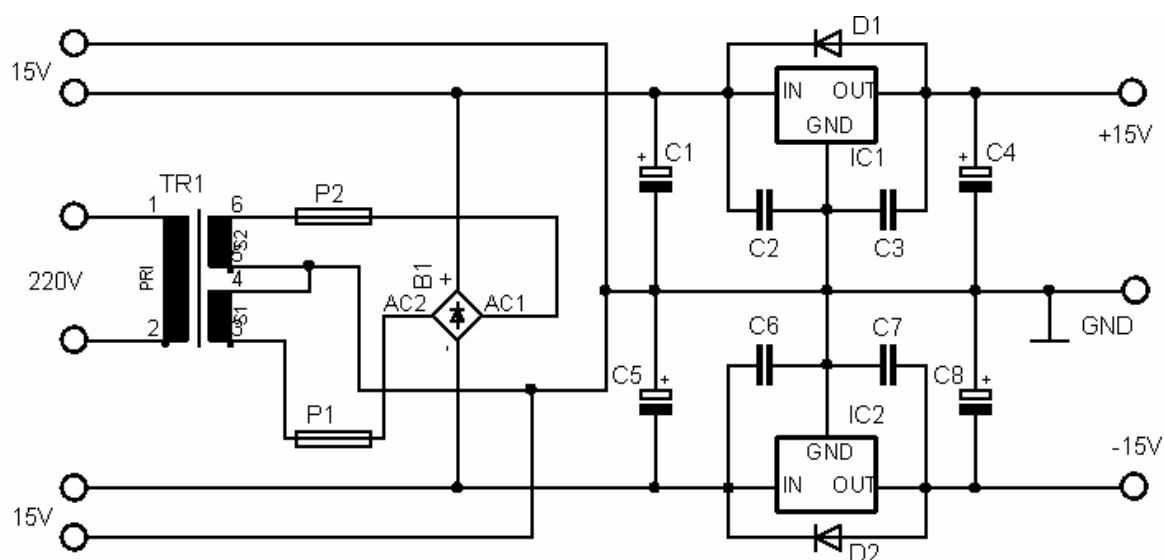
Zesílení zde bylo nastaveno s ohledem na napětíové úrovně D/A převodníku tak, aby pro vstupní napětí 2 V bylo výstupní napětí maximální. Bylo proto zvoleno 90 a hodnoty odporů zvoleny $R_{33} = 27 \, k\Omega$ a $R_{34} = 300 \, \Omega$. Kondenzátor C_{15} snižuje zesílení při vysokých frekvencích a byl zvolen $C_{15} = 100 \, pF$. Schéma zapojení je na obr. č. 30.



Obr 30. :Schéma zpětné vazby

4.13 Pomocné zdroje

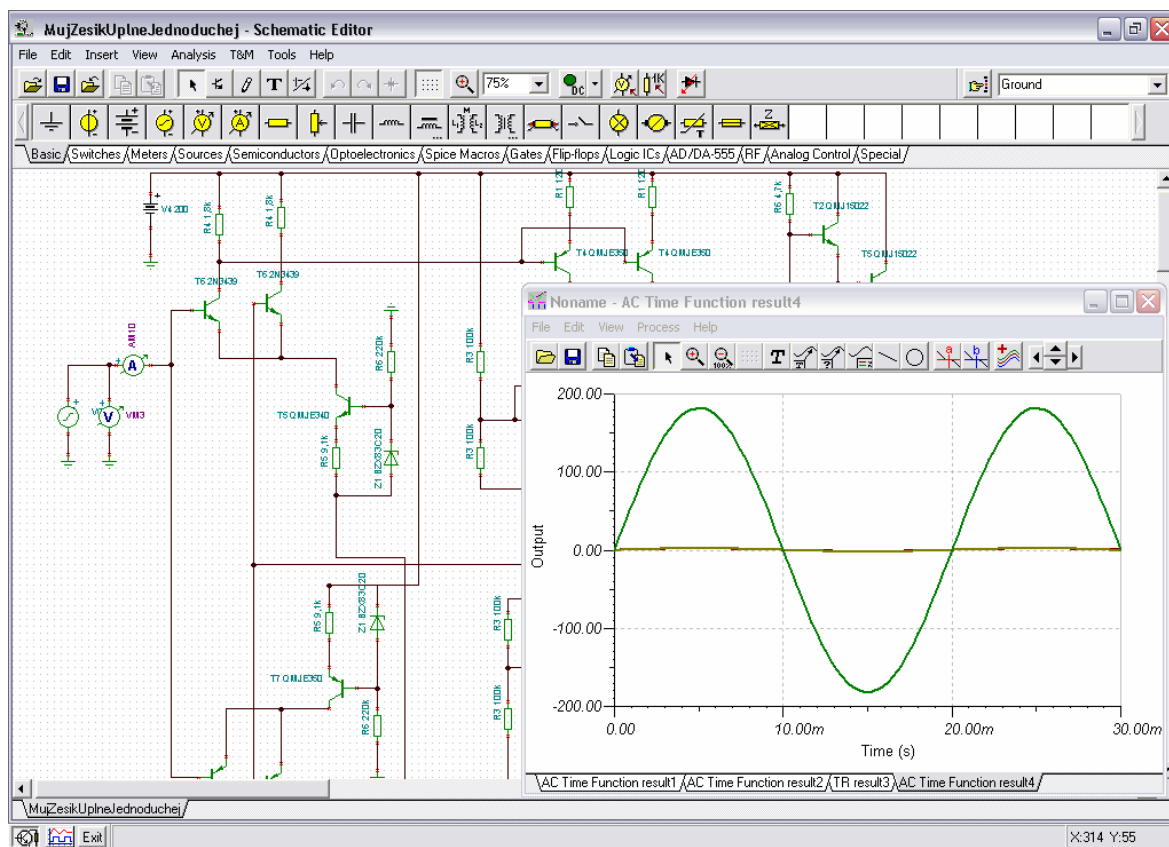
Pro napájení pomocných obvodů byl vytvořen zdroj jednoduché konstrukce s integrovanými lineárními stabilizátory. Proto není nutné se k němu zvláště vyjadřovat. Na místě IC₁ byl použit 7815 a pro IC₂ 7915.



Obr 31. :Schéma zdroje pro pomocné obvody

4.14 Simulace

Funkce celého zesilovače a všech ostatních obvodů byla ověřena a vyzkoušena v simulačním programu **TINA for Windows**. Na obrázku č. 32. je ukázka ze simulace tohoto zesilovače.

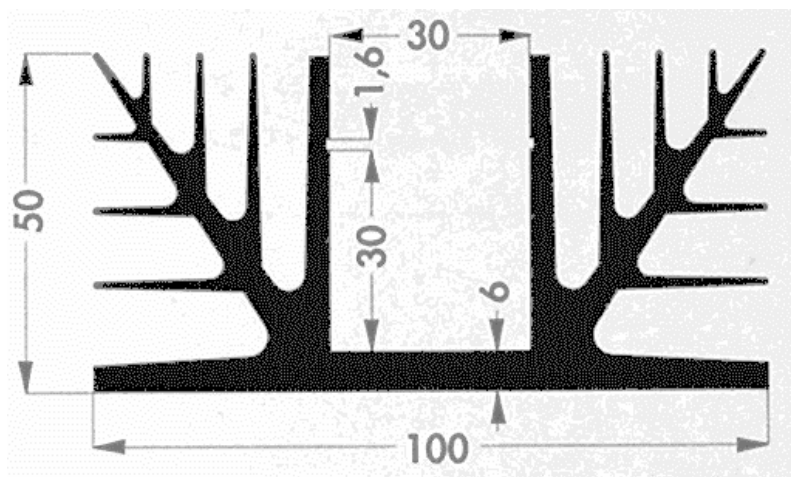


Obr 32. :Okno aplikace simulačního programu Tina

Byly zde vyzkoušeny a nasimulovány problematické části návrhu, hlavně sérioparalelního řazení tranzistorů jak v proudovém, tak i napětovém stupni. Byla ověřena funkčnost celého zapojení zesilovače a nasimulováno jeho chování v různých situacích. Výsledky simulace byly porovnány s reálnými výsledky a bylo zjištěno, že si velmi dobře odpovídají. Dále byly nasimulovány ostatní pomocné obvody a byla na nich ověřena správnost výpočtu jednotlivých součástek. Ve skutečnosti se naměřené charakteristiky mírně lišily, což je dané tolerancí hodnot jednotlivých součástek.

5 Chlazení

Chladicí profil byl vybrán na základě katalogu od firmy Fischer. Zde byl vybrán profil, který svojí konstrukcí a tvarem vyhovuje pro osazení tranzistorů v pouzdru TO3. Jedná se o typ SK88. Po dosazení do vzorce (6), kde je výkonová ztráta $P_{\text{cmax}} = 100 \text{ W}$ na tranzistor, $T_1 = 180^\circ \text{ C}$ je odečtené z datasheetu a teplota okolí je počítána pro $T_U = 40^\circ \text{ C}$ vychází $R_{(\text{th})\text{ge}} = 1,4 \text{ K/W}$. Z datasheetu tranzistoru MJ15024 bylo dále odečteno, že $R_{(\text{th})\text{G}} = 0,7 \text{ K/W}$. Použitý chladič je neupravený a má $R_{(\text{th})\text{U}} = 0,2 \text{ K/W}$. Po dosazení do vzorce (5) vyjde $R_{(\text{th})\text{G}} = 0,5 \text{ K/W}$ na tranzistor. Pro uvedený typ by to podle katalogových údajů znamenalo délku přes 20 cm na jeden tranzistor. Z uvedeného vyplývá, že by výsledný chladič byl značných rozměrů a že bude nutné použít aktivní chlazení.



Obr 33. :Chladicí profil SK88

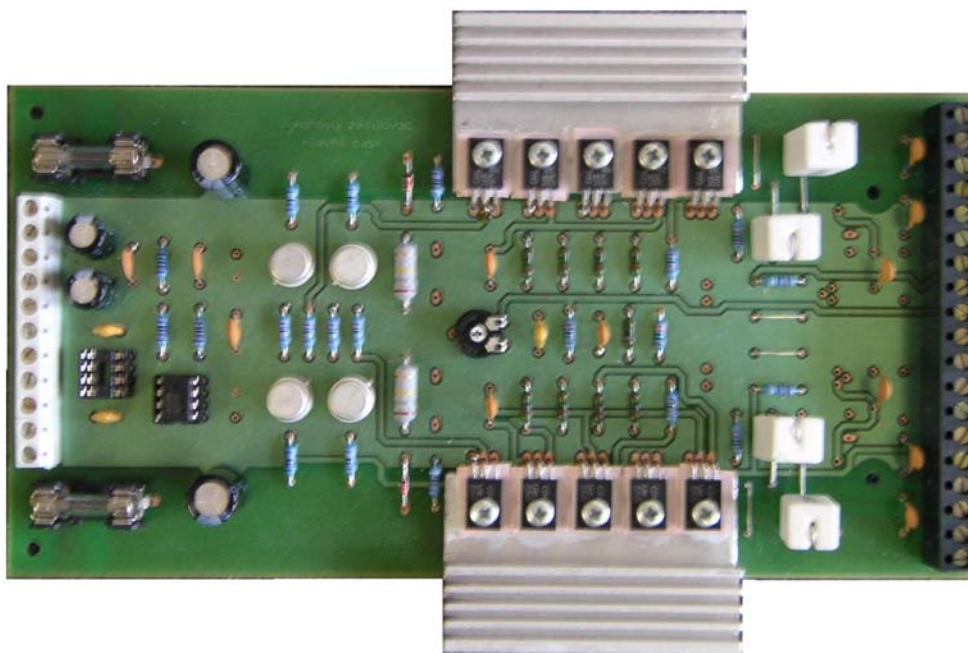
Protože katalog už neobsahuje grafy pro ofuk, byly rozměry chladiče určeny na základě studia jiných konstrukcí. Délka chladiče byla zvolena 31 cm a pro ofuk použity 3 větráky o průměru 12 cm. Otáčky ventilátorů jsou neřízené, případně nastavitelné použitým napětím. V případě pokračování práce na tomto zařízení by bylo vhodné navrhnout obvod, který by reguloval otáčky větráků v závislosti na teplotě chladičů.

6 Mechanická konstrukce

Celé zařízení je umístěno ve standardní 19“ plechové skříni o rozměrech 440x350x175 mm. Na čelním panelu jsou umístěny vstupní svorky pro přístrojový zesilovač a potenciometr, určený pro nastavení jeho zesílení. Dále jsou zde umístěny 3 ventilátory o průměru 12 cm. Na zadním panelu je vyříznuta díra pro odtok vzduchu z chladičů. Dále jsou zde umístěny zdířky pro napájení větráků, napájení pomocných obvodů zesilovače, pro napájení zesilovače a výstupy zesilovače.

Problematické se ukázalo být umístění bloků chladičů do této skříně. Z důvodu maximalizace odvodu tepla jsou tranzistory umístěny na chladiči bez izolační podložky a proto bylo nutné jednotlivé bloky chladičů od sebe izolovat. Problém byl vyřešen postavením izolačních profilů tvaru I z 5 mm silného textitového materiálu. Chladiče jsou na něm našroubovány z vnitřní a z vnější strany zezhora a zezdola. Od sebe je odděluje 2 mm silný plát z toho samého materiálu. Na vrchní straně tohoto profilu je na distančních sloupcích přišroubována hlavní deska zesilovače.

Všechny desky plošných spojů byly navrženy v návrhovém systému **Eagle**. Na hlavní desce o rozměrech 203 x 102 mm je umístěn celý zesilovač, kromě koncových tranzistorů, a přístrojový zesilovač s dolní propustí. Je navržena tak, aby bylo možné tranzistory napětového stupně přichytit k chladiči. Koncové tranzistory jsou umístěny na samostatných deskách tak, aby se daly snadno připevnit ke chladičům. Deska přizpůsobovacích obvodů je vytvořena samostatně, stejně jako deska s napájením pro operační zesilovače a ventilátory.



Obr 34. :Fotografie desky plošného spoje hlavní části

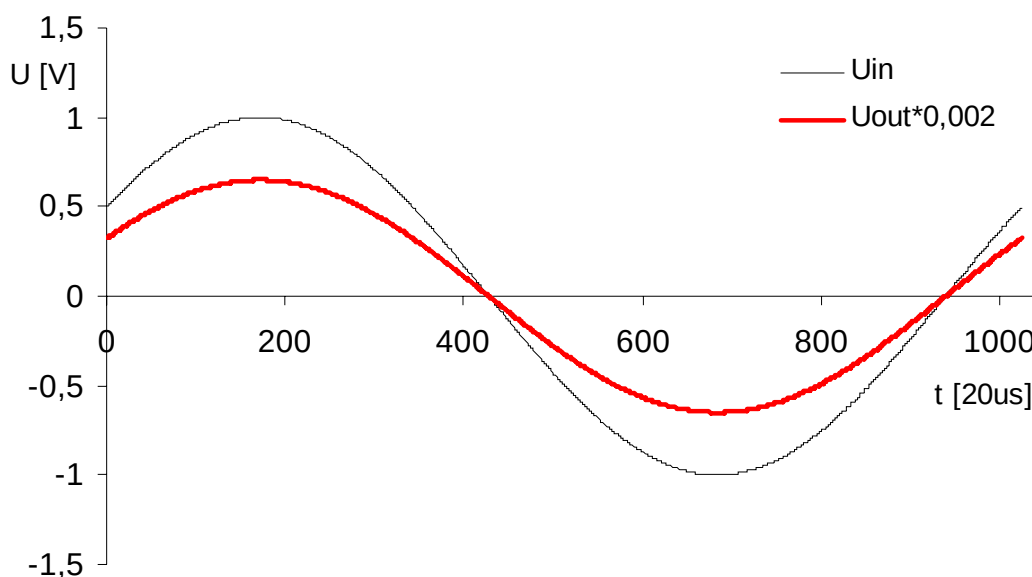
7 Uvedení do provozu

Protože takto zkonstruovaný zesilovač dosahuje výstupního napětí ± 180 V a pro generování síťového napětí je potřeba ± 325 V, bylo nutné postavit tyto zesilovače dva a zapojit je do můstku. Aby takto zapojené zesilovače fungovaly, musí být jejich vstupní signál fázově otočen o 180° . To se provádí při výpočtu v ADSP, ale lze to udělat i pouhým prohozením vstupních vodičů přístrojových zesilovačů. Takto vytvořený můstkový zesilovač má výstupní napětí ± 360 V, byl změřen offset 1 V, šířka pásma 10 kHz, rychlost přeběhu je 12 V/ μ s a klidový proudový odběr 0,11 A.

Celé zařízení funguje asi následovně: na PC se spustí aplikace, kde se nastaví parametry požadovaného signálu. Po sériové lince se tyto údaje předají do signálového procesoru, který z nich tento průběh vygeneruje na D/A převodníky. Odtud je signál přiveden do přizpůsobovacích obvodů, kde se upraví pro vstupní napěťovou úroveň zesilovače. Takto upravený signál je přiveden na vstup zesilovače, který tvoří přístrojový

zesilovač. Zde je nutné provést kalibraci celého zařízení. Aby bylo možné dodržet přesnost měření při použití 10. harmonické, bylo zvoleno, že napětí 0,7 V na D/A převodníku v DSP bude znamenat napětí 220 V na výstupu zesilovače. Proto je potřeba signál potenciometry, které nastavují zesílení přístrojového zesilovače, zesílit na požadované napětí. Poté se na výstup zesilovače připojí požadovaná zátěž a napětíovou sondou se snímá napětí. To se dále přivede na A/D převodník DSP. Po intervalu 10 s se odečte část hodnot, která se odešle zpět do PC. Zde se hodnoty uloží do souboru formátu *.csv nebo *.txt.

Při používání je třeba dát si pozor, aby všechna zařízení zde požívaná, včetně PC, byla napájena ze stejného síťového zdroje. Pokud by se tato podmínka nebyla nedodržela, mohlo by se vyskytnout značné rušení mezi jednotlivými částmi tohoto řetězce, které by celý experiment znehodnotilo. Dále je nutné vztáhnout nízkoenergetický signál, který vstupuje do přístrojových zesilovačů, k zemi výkonového zesilovače pomocí odporů 100 k Ω . Zesilovač bohužel nebylo možné vyzkoušet na plný výkon, z důvodu absence dostatečně výkonově dimenzovaného napětíového zdroje pro koncový zesilovač. K dispozici byly pouze zdroje s maximálním proudem 3A. Při takovémto zapojení byla jako zátěž vyzkoušena halogenová lampa s výkonem 250 W nebo 2 zářivky 58W s elektromagnetickým předřadníkem s kompenzačním kondenzátorem.



Obr 35. :Naměřené charakteristiky na svítidle 250 W při $f=50$ Hz

8 Závěr :

Celé zařízení bylo rozděleno do dvou celků. Jako relativně výhodné se ukázalo požadovaný signál generovat samostatně a poté ho výkonově zesílit.

Pro generování signálu byl použit signálový procesor ADSP 21992 a vývojová deska EZ kit lite 2199x. Pro zadávání průběhu byla v programovacím jazyku Delphi vytvořena samospustitelná aplikace, kde se zadávají jednotlivé harmonické, frekvence, velikost výstupního napětí a ukládají se zde do souboru naměřená data. Soubor může mít příponu *.txt nebo *.csv, z čehož plyne snadný převod výsledků do jiných programů. Tato aplikace komunikuje s DSP pomocí sériové linky. Generování frekvence v ADSP 21990 bylo naprogramováno na principu přímé číslicové syntézy (DDS).

Jako vhodná struktura koncového zesilovače se ukázala struktura klasického zapojení koncového stupně ve třídě AB. Problém s velkým napětím na tranzistorech se řešil jeho rozdělením pomocí sério-paralelního zapojení výkonových tranzistorů. Výhodou tohoto řešení je oddělení výkonových bloků koncových tranzistorů od hlavního obvodu a tím i relativně snadná možnost chlazení. Koncové bloky jsou opatřeny proudovou ochranou. Vstupní obvody jsou vytvořeny pomocí operačních zesilovačů, zapojených jako dolní propust a přístrojový zesilovač. Operační zesilovače jsou taktéž využity v obvodech pro přizpůsobení signálu z DSP do zesilovače. Při práci se zesilovačem je třeba dodržovat přísná bezpečnostní opatření.

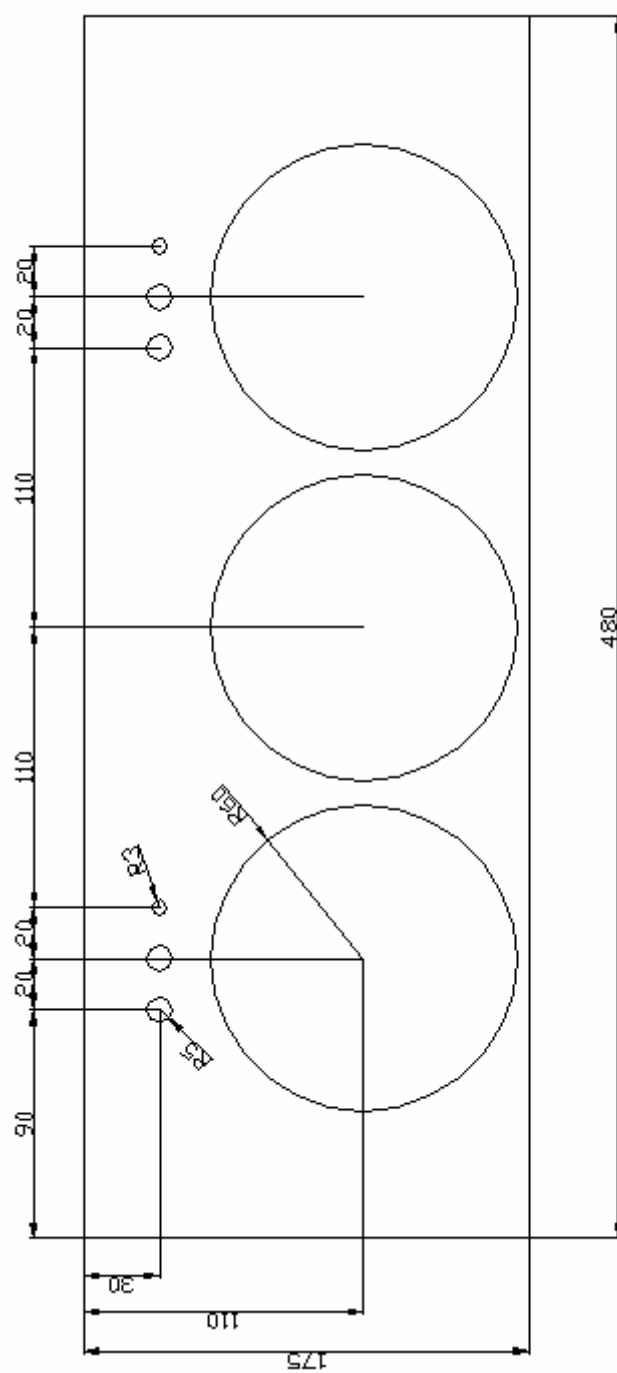
Vytvořený prototyp tohoto zařízení splňuje všechny požadavky, které na něj byly kladeny. Jeho výstupní napětí je ± 360 V. Zesilovač bohužel nebylo možné vyzkoušet na plný výkon, protože nebyl k dispozici dostatečně výkonově dimenzovaný napájecí zdroj. Diplomovou prací jsou položeny základy, které budou moci sloužit jako základ pro další vývoj takovýchto zařízení, nebo pro konkrétní měřicí aplikace. Navazující práce by se mohla například zabývat zdokonalením softwarové části, nebo upravením některých částí výkonového zesilovače.

9 Literatura

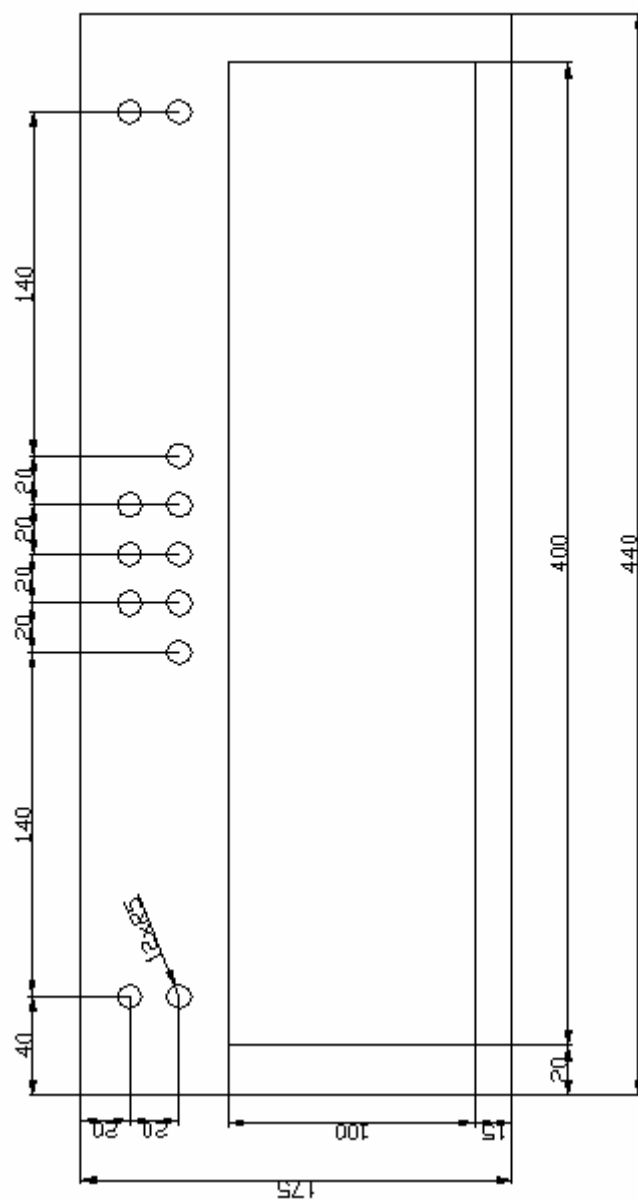
- [1] Žalud, V.: Moderní radioelektronika. 1. vydání. Praha: BEN Technická literatura. 2004, ISBN 80-86056-47-3
- [2] Krejčířík, A.: Napájecí zdroje I, II, III. BEN - technická literatura, Praha, BEN Technická literatura, 1998, ISBN 80-86056-56-2
- [3] Punčochář, J.: Operační zesilovače v elektronice. 2. vyd. BEN, Technická literatura. Praha: 1996. ISBN 80-901984-3-0.
- [4] Kotisa, Z.: NF Zesilovače 1. vydání. Praha: BEN Technická literatura. 2000, ISBN 80-7300-030-X
- [5] Novák, O.- Nouza, J.- Doležal, I.- Kolář, M.: Elektronika. Skriptum Technická univerzita v Liberci 2001 ISBN 80-7083-499-4
- [6] Čermák J. Jurkovič K. : Návrh a konstrukce nízkofrekvenčních tranzistorových zesilovačů SNTL 1974
- [7] Boltík, Český, Hojka, Vomela: Elektronická zařízení SNTL 1990 ISBN 80-03-00480-2
- [8] Alan Kraus : Low end zesilovač 1 kW Amatérské rádio A 8 – 12/ 2000
- [9] XVI. Oborový den vědeckých a pedagogických pracovníků – Sborník příspěvků z konference, PRAHA, 2. PROSINEC 2004 ISBN 80-7083-895-7
- [10] Vaculíková P. : Elektromagnetická kompatibilita elektrotechnických systémů Grada Publishing , 1998 ISBN 80-7169-568-8
- [11] ADSP-2199x Mixed Signal DSP Controller, Hardware Reference, Preliminary Revision 0, 2003, Part Numer: 82-000640-01 <www.analog.com>
- [12] ADSP-21992 EZ-KIT Lite Evaluation System Manual, Revision 1.1, October 2003, Part Numer 82-000700-01 <www.analog.com>
- [13] Salák M. : Návrh regulace elektrického pohonu s polohovou a rychlostní smyčkou 2005, 51 stran + přílohy. Diplomová práce FM TU Liberec
- [14] Sériové rozhraní v Delphi (1. díl) [online] 2001 [cit. 6.1.2006] Dostupné na [www: <http://www.builder.cz/art/delphi/delphiser.html>](http://www.builder.cz/art/delphi/delphiser.html)
- [15] Dudek, P.: Zesilovače řady DPA, Amatérské rádio A, 1-11/92
- [16] Stengl, J. P.- Tihanyi J.: Výkonové tranzistory MOSFET. BEN, 1999. 191 s. ISBN 80-86056-54-6

10 Seznam příloh

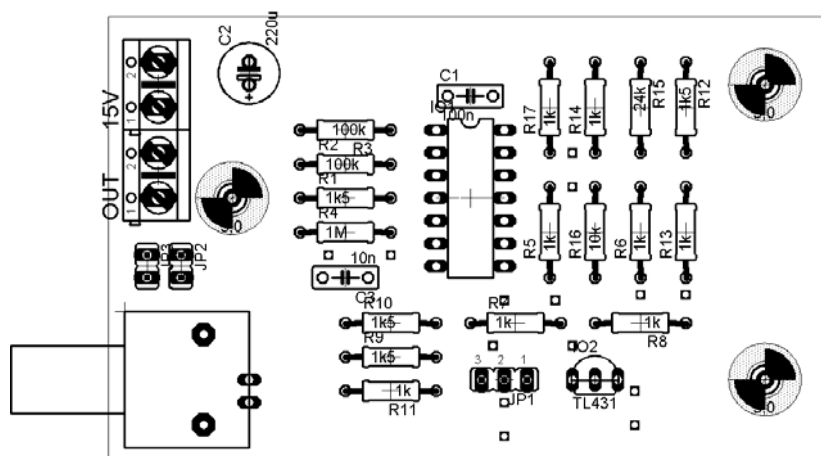
- 10.1 Příloha 1: Technický výkres montážní bedny
- 10.2 Příloha 2: Osazovací plány pro desky plošných spojů
- 10.3 Příloha 3: Motivy plošných spojů
- 10.4 Příloha 4: Fotodokumentace



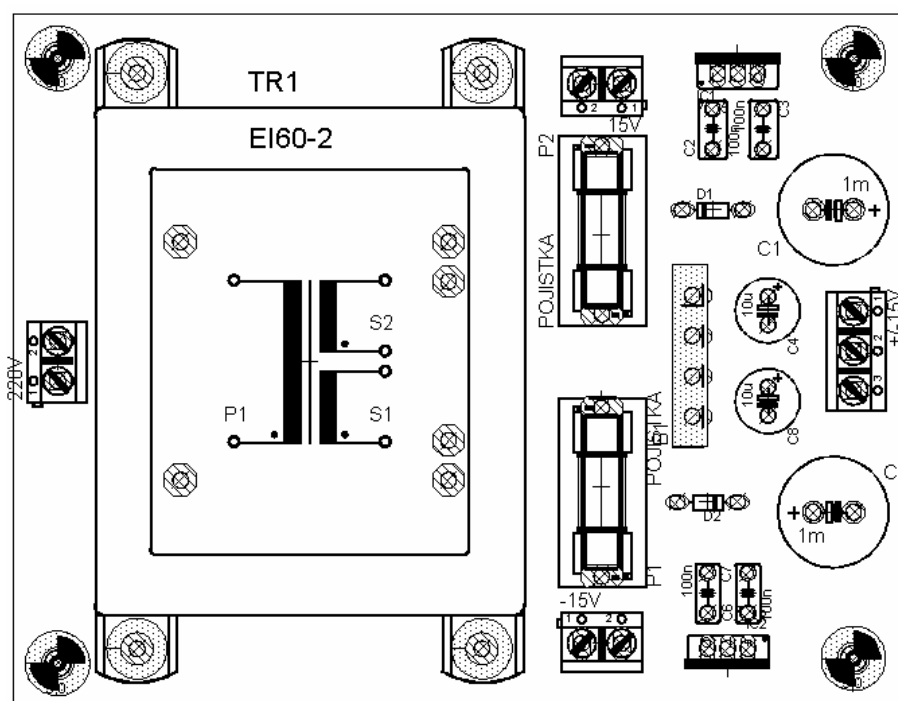
Obr 36. :Příloha 1 : Čelní panel



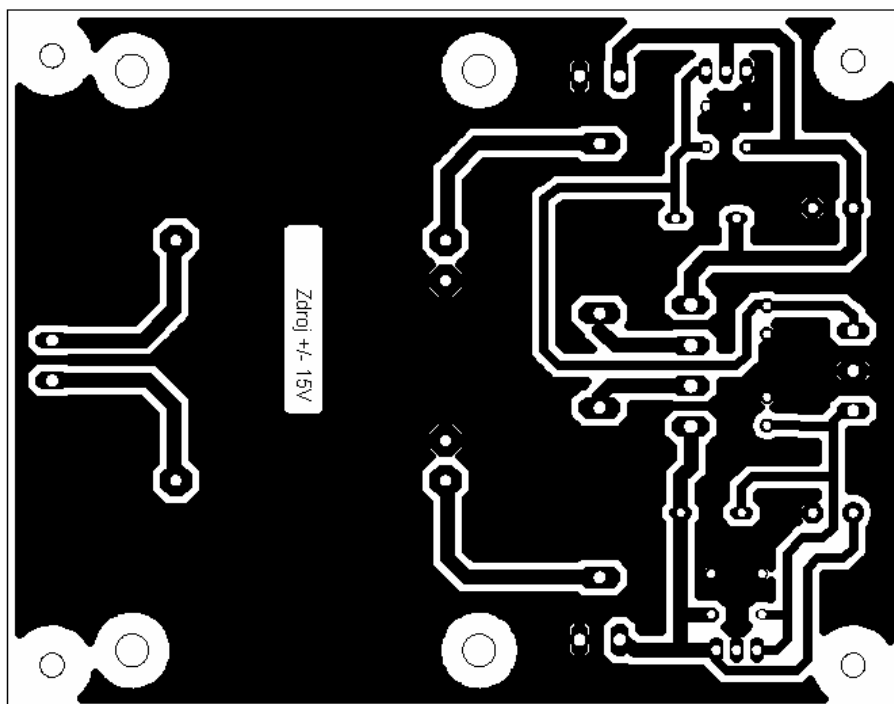
Obr 37. :Příloha 1 : Zadní panel



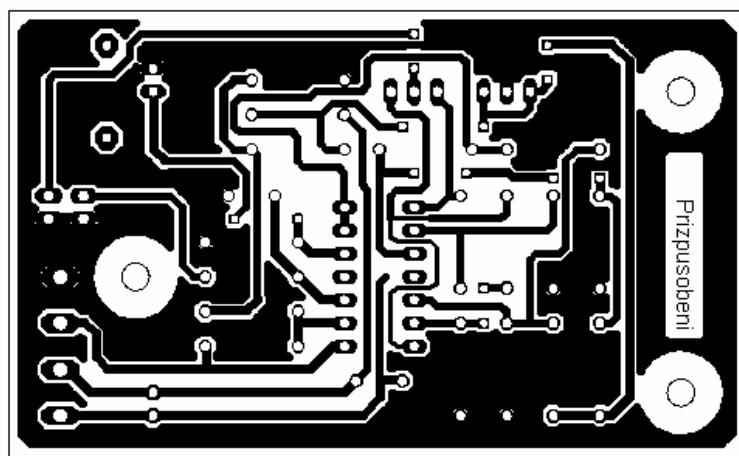
Obr 39. :Příloha 2 :Osazovací schéma přizpůsobovacích obvodů



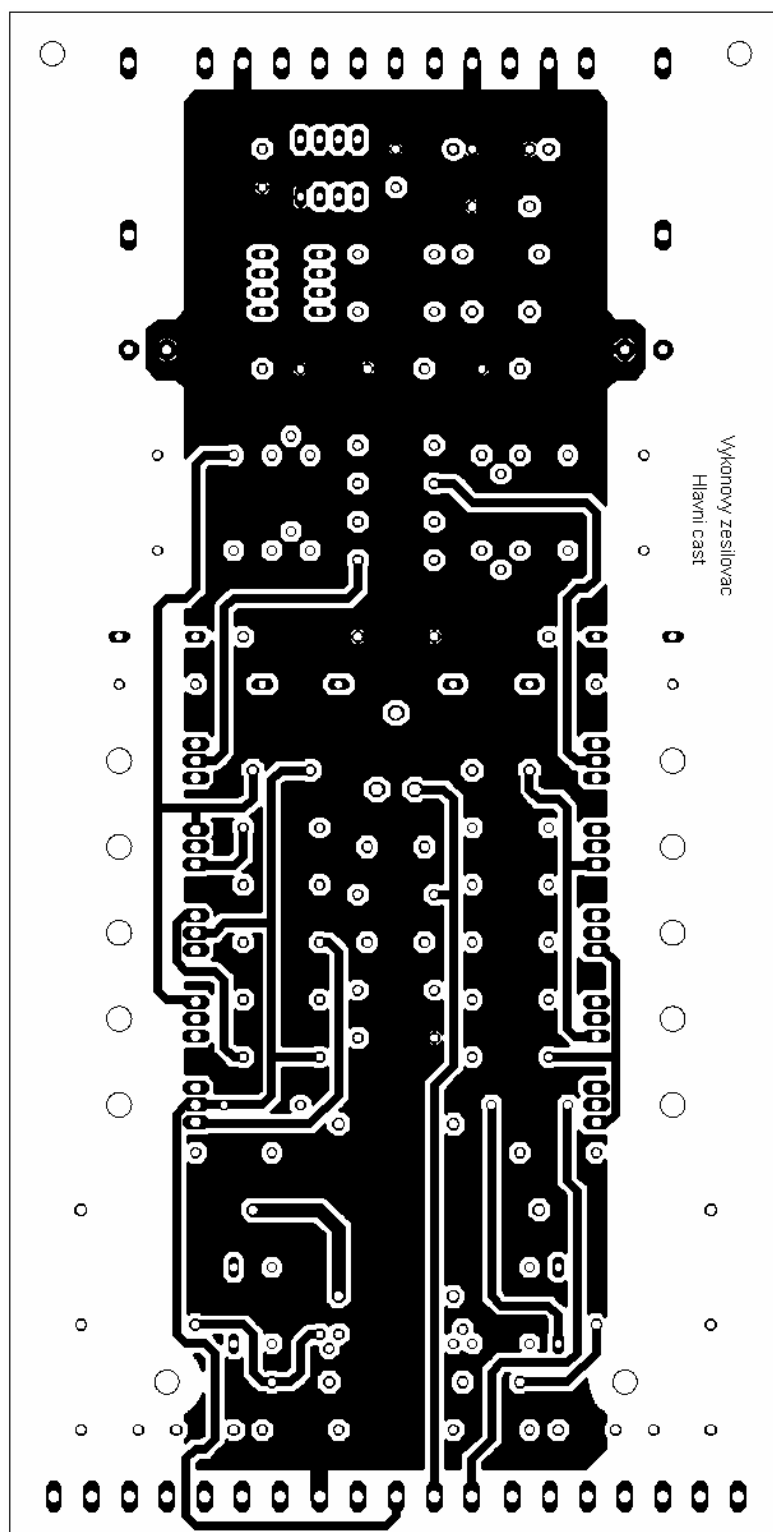
Obr 40. :Příloha 2 :Osazovací schéma zdrojů



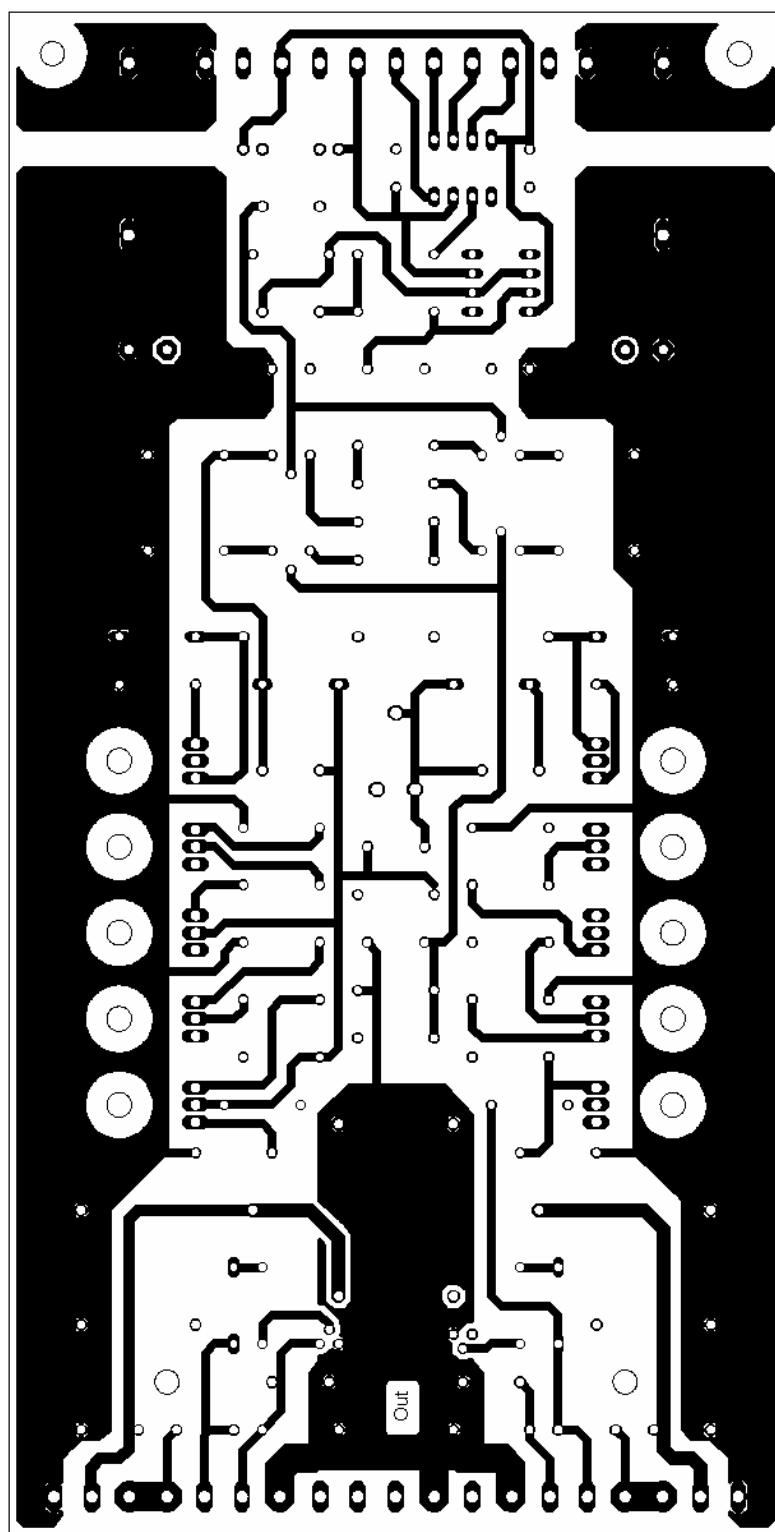
Obr 41. :Příloha 3 :Motiv plošného spoje zdroje



Obr 42. :Příloha 3 :Motiv plošného spoje přizpůsobovacích obvodů



Obr 43. :Příloha 3 :Motiv plošného spoje hlavní desky Top



Obr 44. :Příloha 3 :Motiv plošného spoje hlavní desky Bottom



Obr 45. :Příloha 4 :Fotografie zesilovače