

Oponentní posudek dizertační práce

Název práce: Rekonfigurovatelný systém na FPGA obvodu

Autor: Ing. Tomáš Drahoňovský

Školitel: Prof. Ing. Ondřej Novák, CSc.

Oponent: doc. Ing. Petr Fišer, Ph.D.

Cíle práce

Cílem dizertační práce bylo navrhnout metodiku návrhu rekonfigurovatelného systému v FPGA. Metodika by měla brát v potaz všechny důležité aspekty, jako je flexibilita, doba a náročnost návrhu a množství spotřebovaných prostředků (logiky) FPGA.

Význam dizertační práce pro obor

Návrh číslicových systémů do programovatelných obvodů FPGA nabývá stále větší důležitosti. Možnost rekonfigurace (statické/dynamické, úplné/částečné) je nativní vlastností většiny současných FPGA obvodů, její použitelnost v praxi je však omezená. Zejména částečná dynamická rekonfigurace se střetává s mnoha implementačními problémy (velký nárůst plochy, nutnost synchronizace, ...), které brání jejímu použití. Navržení techniky, která by dokázala tyto problémy vyřešit, by bylo bezesporným přínosem pro praxi.

Vyjádření k textu dizertační práce, přínos práce

Text jako takový je dobře čitelný, bez gramatických chyb a s minimem překlepů. Nejprve popisuje strukturu FPGA obvodů obecně (kap. 1), dále základní principy částečné dynamické rekonfigurace (kap. 2), v kap. 3 jsou přehledně stanoveny cíle práce. Kap. 4 detailně popisuje navržené rekonfigurovatelné systémy, experimentální výsledky jsou pak uvedeny v kap. 5. K obsahu práce mám ale zásadní výhrady.

Vzhledem k tomu, že se jedná o dizertační práci, očekával bych nějakou rešerši stávajících řešení (*state-of-the-art*). Toto úplně chybí. Na druhou stranu, v kontextu celé práce a stanovených cílů, rešerše jako taková není bezprostředně nutná – používané techniky jsou popsány v kap. 2 a 4. Jsou to ovšem techniky „jak to udělat“, není stanoveno „proč to dělat“ a „kdy co dělat“. Tudiž postrádám rešerši toho, kde se rekonfigurace FPGA (v různých variantách) vlastně používá a jaké musí mít aplikace vlastnosti, aby byla ta která rekonfigurace použitelná (žádoucí). V textu práce jsou pouze roztroušeny (neúplné) zmínky o existenci různých aplikací, bez uvedení jejich vlastností (tj. proč byla rekonfigurace výhodně použita).

Text práce popisuje různé způsoby rekonfigurace, není z něj však úplně jasné, co je vlastním přínosem doktoranda. Práce spíše působí dojmem příručky pro návrháře. Kap. 4 detailně popisuje postup, jak vytvořit ten který rekonfigurovatelný systém, v kap. 5 jsou pak prezentovány některé jejich vlastností a srovnání. Návrhář si tedy dokáže zvolit pro něj výhodný systém a naimplementovat jej. Toto lze hodnotit jako přínos. Ale opět – práce popisuje jak tu kterou techniku implementovat, nikoliv proč a kdy kterou techniku zvolit. Těžko tedy posoudit, zda lze toto nazvat metodikou.

Zdá se, že doktorandovým hlavním přínosem je navržená relokační bloků FPGA pomocí kombinace částečné dynamické rekonfigurace a zpětného vyčítání konfigurační paměti (*readback*) s použitím vnitřních registrů FPGA. Tato technika odstraňuje většinu zásadních nedostatků samotné částečné rekonfigurace. Tento přínos však není dostatečně zdůrazněn. Zajímavostí (resp. spíše kuriozitou) je, že ani jedna doktorandova publikace není v textu práce citována.

Práce se omezuje pouze na jeden typ FPGA (Xilinx Virtex 6), což je vzhledem ke specifickosti jednotlivých typů FPGA pochopitelné. Ale uvítal bych alespoň krátkou rešerši možností jiných typů FPGA jiných výrobců.

V textu práce je zmiňovaná možnost rekonfigurace (relokace) poruchové/poškozené části obvodu. Bylo by vhodné v úvodu uvést, jakými mechanismy může k poruše/poškození dojít.

Dále mám výhrady k experimentální části. Jaký konkrétní návrh byl implementován v sekcích 5.1-5.3? Jak je ovlivněno zpoždění? Jaká je náročnost pro návrháře? Jaký čas trvá rekonfigurace a datová synchronizace?

Jaká konkrétní aplikace byla implementována v sekci 5.4? Byla ověřena její funkčnost?

Publikační činnost

Publikační činnost doktoranda je přiměřená obsahu práce (3 recenzované publikace na IEEE konferencích, 7 ostatních), pro prokázání dizertability dostatečná (zejména [1] a [2]). Není však řečeno, jaký je doktorandův podíl na jednotlivých publikacích. Žádná z uvedených publikací není v textu práce citována. Vztah textu a publikací si tedy lze jen domýšlet.

Otázky k obhajobě

1. Přesně definujte, co je Vaším hlavním přínosem oproti používané praxi (*state-of-the-art*).
2. Pro jakou třídu aplikací (návrhů) lze navrhouvanou metodiku efektivně použít? Jaké musí mít aplikace vlastnosti, aby byla ta která technika výhodná?
3. Jaké jsou možnosti rekonfigurace mimo Virtex 6 FPGA?
4. Jaký mají doktorandovy publikace vztah k textu dizertační práce?
5. Jaké konkrétní aplikace byly implementovány v kap. 5? Byla jejich funkčnost ověřena? Pokud ano, jak?

Doporučení k obhajobě

I přes uvedené výtky dizertační práci k obhajobě **doporučuji**. Je nutné ocenit nezanedbatelnou práci, kterou doktorand vykonal. Předpokládám, že tato dizertační práce bude sloužit jako odrazový můstek pro práce další.

U obhajoby však vyžaduji uspokojivé zodpovězení výše uvedených otázek.

V Praze 18. 2. 2015



doc. Ing. Petr Fišer, Ph.D.

Oponentský posudek disertační práce k získání akademického titulu Ph.D.

Doktorand: Ing. Tomáš Drahoňovský

Název disertační práce: Rekonfigurovatelný systém na FPGA obvodu

1. Aktuálnost tématu disertační práce a přínos práce

Téma disertační práce spadá do dnes velmi aktuální oblasti částečné dynamické rekonfigurace obvodů FPGA. I když technika částečné dynamické rekonfigurace poskytuje řadu možností, je díky nedokonalým nástrojům velmi obtížné ji použít v technické praxi. Naráží se zejména na nedostatky nástrojů, kdy jeden z hlavních problémů je absence relokace pro umístění stejných hardwarových bloků na různá místa na čipu. Pro každé místo na čipu je potřeba vytvořit vlastní konfiguraci, což zabírá hodně paměti a vyžaduje dlouhý čas syntézy.

Navržená metodika dává návod k řešení uvedených problémů, přináší nový systém relokace rekonfigurovatelných bloků s využitím oddělovací logiky. Díky relokaci a zpětnému čtení konfigurace (funkci readback) je možné šetřit systémovou paměť a zkrátit dobu pro vytváření všech kombinací umístění rekonfigurovatelných bloků na čipu.

Je nutné poznamenat, že dnes existuje nástroj GoAhead, který relokaci modulů umožňuje. Nástroj byl vytvořen Dirkem Kochem na univerzitě v Manchesteru a poskytuje také řadu dalších unikátních vlastností, jako je oddělení vývoje statické a rekonfigurovatelné části, integraci modulů bez režie dodatečné logiky, hierarchické zanořování rekonfigurovatelných modulů a další funkce. I když je nástroj GoAhead v disertační práci na více místech citován, není součástí práce detailní srovnání navržené metodiky s tímto nástrojem, což je s ohledem na přínosy práce škoda. Hlavní přínos navržené metodiky spatřuji ve větší flexibilitě a hlavně jednoduchosti použití, která je ale za cenu navýšení režie v podobě přídavné oddělovací logiky. Je potřeba také upozornit, že režie přídavné logiky omezuje použití metodiky na aplikace, kde jsou rekonfigurovány větší hardwarové bloky. Přidaná logika by neměla být dominantní. I přes absenci hlubšího srovnání s nástrojem GoAhead je ale přínos práce zřejmý.

Téma je velmi aktuální, práce se snaží vyřešit současné problémy a jistě najde uplatnění při vývoji nových aplikací. Je škoda, že metodika nebyla vyzkoušena na nových FPGA čipech Xilinx Zynq (ARM s FPGA), které dnes nacházejí široké uplatnění v průmyslové praxi a jsou vhodné pro realizaci aplikací, kde částečná dynamická rekonfigurace poskytuje řadu výhod.

2. Publikace výsledků disertační práce a vědecká erudice

Výsledky disertační práce byly publikovány na třech IEEE konferencích. Z publikací bych jistě vyzvednul článek na prestižní konferenci ReConfig. Kromě IEEE příspěvků publikoval doktorand výsledky své práce ještě v 7 dalších článcích. Celkově hodnotím publikační aktivitu jako mírně podprůměrnou. V seznamu publikací není žádná časopisecká publikace a celkem 3 příspěvky jsou z lokální konference PAD. Z kvality IEEE příspěvků a výsledků disertační práce nicméně není pochyb o dobrých znalostech Ing. Tomáše Drahoňovského v řešené problematice.

3. Formální a prezentační úroveň disertační práce

V práci je detailně popsán systém částečné dynamické rekonfigurace Xilinx FPGA a související problémy. Chybí mi kapitola popisující dnes asi nejpropracovanější nástroj pro částečnou dynamickou rekonfiguraci GoAhead s kritikou slabých stránek, které by následně daly prostor pro zvýraznění přínosu navrhované metodiky. Cíle práce jsou ale formulovány jasně a přehledně, navržená metodika je popsána srozumitelně. Vyhodnocení bylo provedeno sice na relativně malých obvodech, pro které nebyla metodika navržená, ale součástí vyhodnocení je i komplexnější příklad použití. Srovnání s nástrojem GoAhead by mělo být i v kapitole s experimentálními výsledky.

Text je dobře čitelný a přehledný, vysvětlení jednotlivých principů je doprovázen řadou obrázků. Po stránce typografické by si ale práce zasloužila větší pozornost. Na řadě míst je předložka na konci řádku, velikost písma v obrázku a v textu jsou často v nepoměru a podobně. Myslím si, že v disertační práci by měla být i typografii věnována náležitá pozornost. Na druhou stranu jsem našel v práci jen velmi malý počet pravopisných chyb.

4. Otázky k diskusi

- Mohl byste srovnat vlastnosti navrhované metodiky s nástrojem GoAhead? Porovnat výhody a nevýhody navrhované metodiky?
- V práci je na několika místech uvedeno, že díky zpětnému čtení je možné snížit nároky na uložení rekonfigurovatelného bloku v systémové paměti. Platí uvedené tvrzení obecně? Je zaručeno, že z čipu vždy vyčtu všechny typy rekonfigurovatelných bloků, které potřebuji nakonfigurovat do jiné části čipu?
- Nemůže zpětné čtení rekonfigurovatelného bloku z rozhraní ICAP zpomalit dobu rekonfigurace?
- Jaké změny by bylo potřeba do navržené metodologie udělat při přechodu na novější technologie Virtex-7 a XilinxZynq?
- Uvažujete s využitím navržené metodiky pro návrh nějakého reálného systému?

5. Shrnutí

I přes některé nedostatky (zejména absenci hlubšího srovnání s nástrojem GoAhead) hodnotím celkově předloženou práci Ing. Tomáše Drahoňovského jako zdařilou. Domnívám se, že práce odpovídá obecně uznávaným požadavkům k udělení akademického titulu Ph.D. Proto doporučuji disertační práci k obhajobě.

V Brně dne 21. 2. 2015



.....
Ing. Jan Kořenek, Ph.D., oponent
Fakulta informačních technologií
Vysoké učení technické v Brně
Božetěchova 1
612 66 Brno